

デザイン例レポート

タイトル	HiperTFS™-2 TFS7703H を使用した、132 kHz、待機電源付き連続電力 190 W、ピーク 280 W DC-DC フォワードコンバータ
仕様	380 VDC 入力、12 V、15 A メイン出力及び 12 V、0.83 A 待機電源
アプリケーション	オールインワン PC 電源
作成者	アプリケーション技術部門
ドキュメント番号	DER-368
日付	2013 年 11 月 12 日
改訂	7.1

概要と機能

- 高効率内蔵型メイン及び待機電源コンバータ
- ハイサイドドライバ内蔵
- メイン及び待機低電圧ロックアウト内蔵
- ボルト-時間積制限によるメイントランスの保護
- 入力電圧に対するフラットな待機電力リミット
- 132 kHz の動作周波数で小型のメイントランス (EF25) を使用可能
- 91% 以上の高効率メインコンバータ

特許情報

ここで提示した製品及びアプリケーション (製品の外付け周辺回路及びトランス構造も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されます。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します

Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

Tel: +1 408 414 9200 Fax: +1 408 414 9201

www.powerint.com

目次

1	はじめに.....	4
2	電源仕様.....	6
3	回路図.....	7
4	回路の説明.....	8
5	PCB レイアウト.....	11
6	部品表.....	13
7	設計計算シート.....	15
8	メイントランス (T1) 仕様.....	24
8.1	回路図.....	24
8.2	電気仕様.....	24
8.3	材料.....	24
8.4	構造図.....	25
8.5	製造方法.....	27
9	出力インダクタ (L1) の仕様.....	28
9.1	回路図.....	28
9.2	電気仕様.....	28
9.3	材料.....	28
10	待機電源トランス (T2) の仕様.....	29
10.1	回路図.....	29
10.2	電気仕様.....	29
10.3	材料.....	29
10.4	構造図.....	30
10.5	製造方法.....	30
11	ヒートシンク仕様.....	31
11.1	一次側ヒート シンクのシート メタル.....	31
11.2	完成した一次側ヒート シンク.....	32
11.3	一次側ヒート シンク アセンブリ.....	33
11.4	二次側ヒート シンクのシート メタル.....	34
11.5	完成した二次側ヒート シンク.....	35
11.6	二次側ヒート シンク アセンブリ.....	36
12	性能測定.....	37
12.1	効率.....	37
12.2	待機無負荷時入力電力.....	41
12.3	レギュレーション.....	42
12.4	波形.....	44
12.5	メイン出力ダイオード ピーク逆電圧.....	45
12.6	起動及び保持.....	47
12.7	リップル.....	49
12.7.1	リップルの測定方法.....	49



12.7.2	リップルの測定結果.....	50
12.8	過渡応答.....	51
13	温度試験.....	53
13.1	温度分布図.....	54
13.2	メイン出力整流器の熱電対測定.....	56
14	ゲイン位相.....	57
15	改訂履歴.....	58

重要なお知らせ:

この基板は絶縁に関する安全要件を満たすよう設計されていますが、評価プロトタイプは機関の承認を得られていません。



1 はじめに

このドキュメントは、132 kHz で動作する TFS7703H IC を使用した 2 スイッチ フォワード メイン コンバータ及びフライバック待機電源から成る連続電力 190 W、最大電力 280 W の電源の試験に関する技術レポートです。メイン出力電源には EF25 トランス、待機出力電源には EE16 を使用しました。試験の目的は、PC 電源向けの 12 V (のみ) 出力の「オール イン ワン」ソリューション向けの評価ボードとして達成可能な最大出力電力 (ファン冷却あり) を決定することです。

メイン コンバータは、300 VDC ~ 420 VDC の入力電圧範囲で動作します。待機コンバータは 120 VDC ~ 420 VDC の範囲で動作します。標準的なシステムでの高電圧 DC 入力は PFC コンバータから供給されます。

このドキュメントには、電源仕様書、回路図、部品表、トランス資料、試験準備の説明、及び性能データが記載されています。

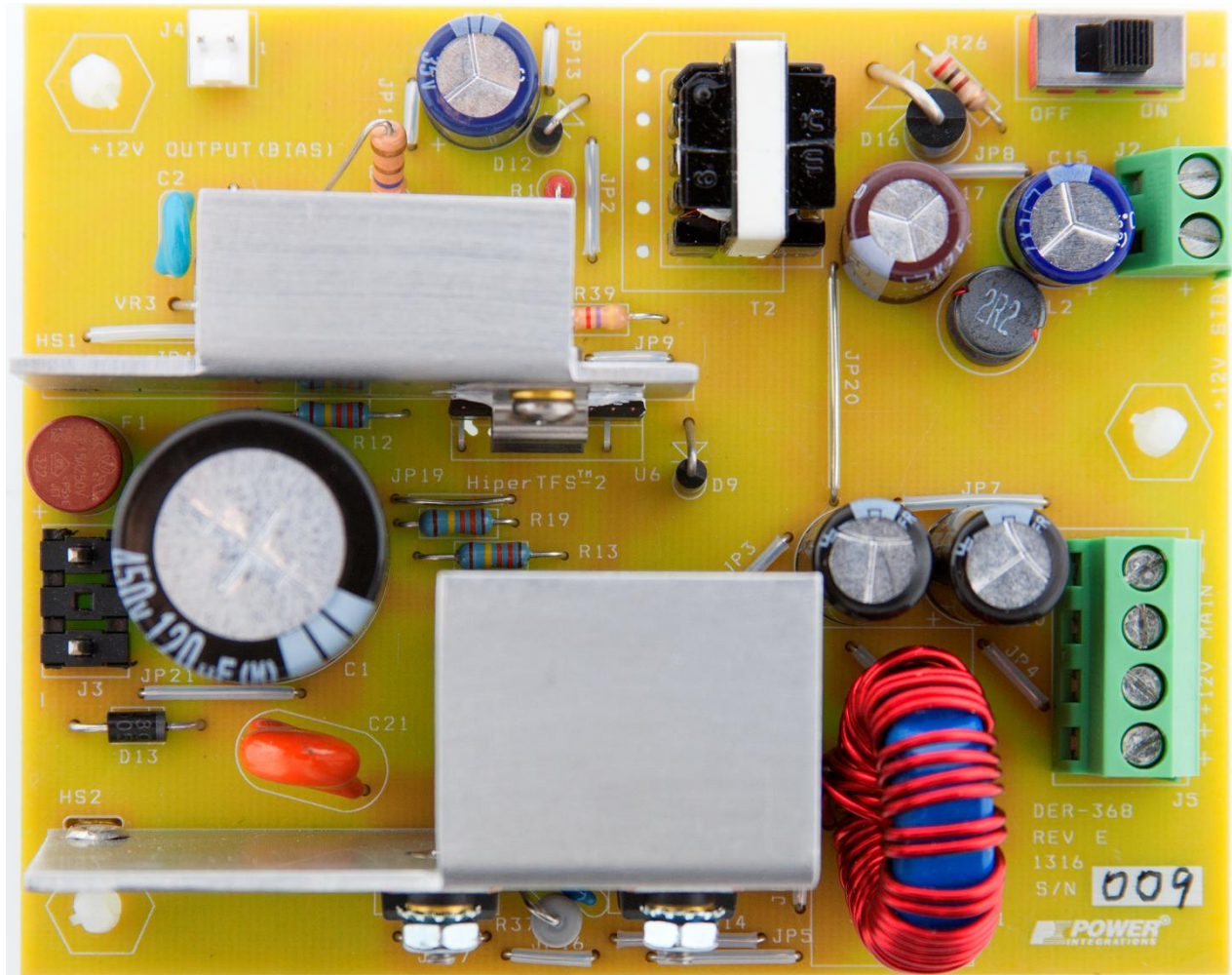


Figure 1 – DER-368 Populated Circuit Board Photograph, Top View.



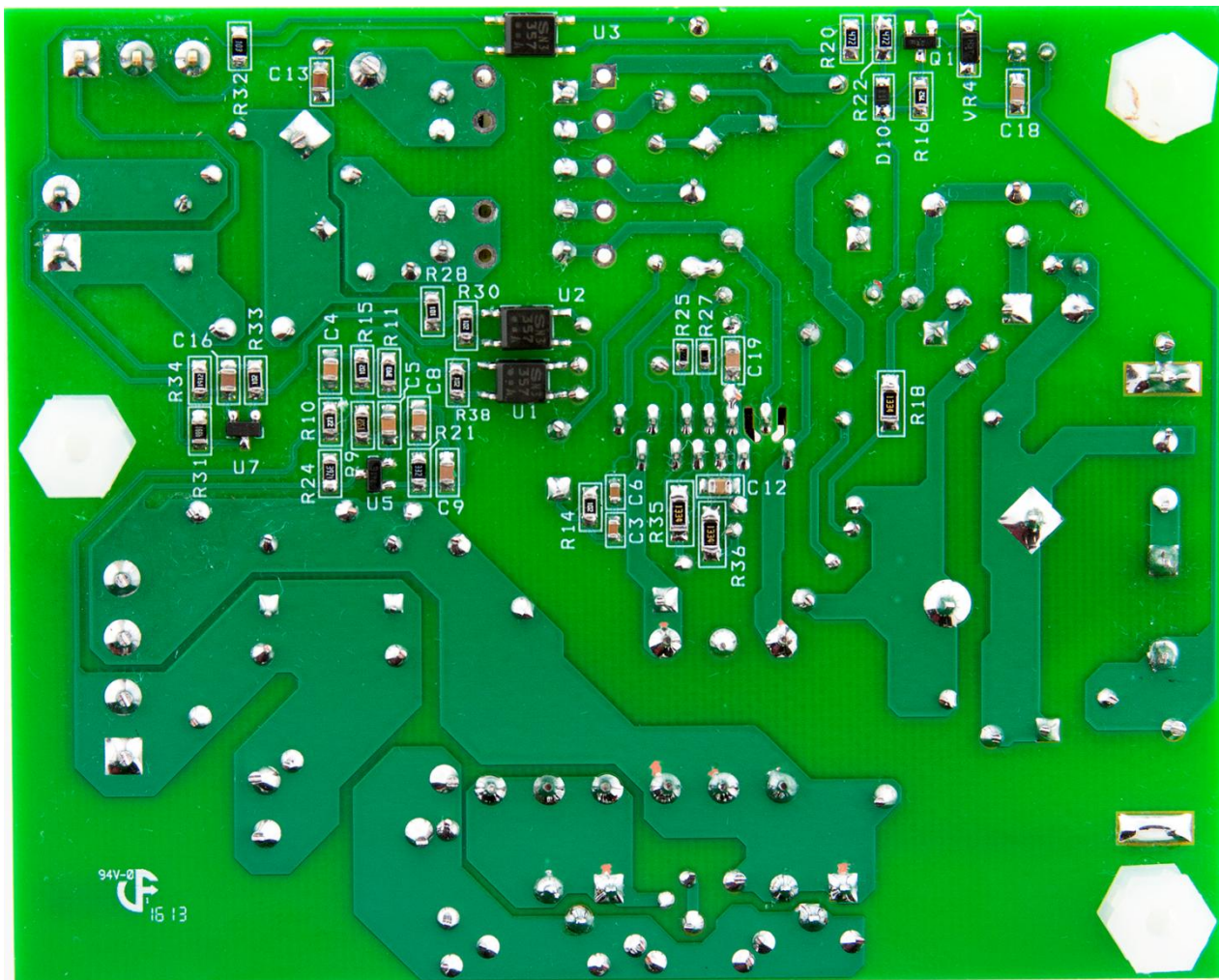


Figure 2 – DER-368 Populated Circuit Board Photograph, Bottom View.



2 電源仕様

次の表は、設計の仕様概要です。実際の性能は、「性能データ」のセクションを参照してください。

概要	記号	最小	標準	最大	単位	コメント
入力 DC バス電圧 無負荷時入力電力 (380 VDC) 起動時電圧 シャットダウン時電圧	V_{IN} V_{START} V_{STOP}	300	380 0.3	420	VDC W VDC VDC	DC 入力のみ
出力 出力電圧 1 出力 P-P リップル電圧 1 出力電流 1 出力電圧 2 出力 P-P リップル電圧 2 出力電流 2 出力電力の合計 連続出力電力 ピーク出力電力	V_{OUT1} $V_{RIPPLE1}$ I_{OUT1} V_{OUT2} $V_{RIPPLE2}$ I_{OUT2} P_{OUT} P_{OUT_PEAK}	11.4 0 11.4 0	12 15 12 0.83	12.6 120 15 12.6 120 280	V mV A V mV A W W	±5% 20 MHz バンド幅 22.5 A ピーク ±5% 20 MHz バンド幅 (メイン 12 V 出力に 22.5 A ピーク負荷時)
効率 負荷 20% 時 負荷 50% 時 負荷 100% 時	η η η		86 90 90		% % %	25 °C、380 VDC 入力で測定
寸法		109 x 84 x 33			mm	長さ x 幅 x 高さ
周囲温度	t_{AMB}	0		40	°C	強制空冷



3 回路图

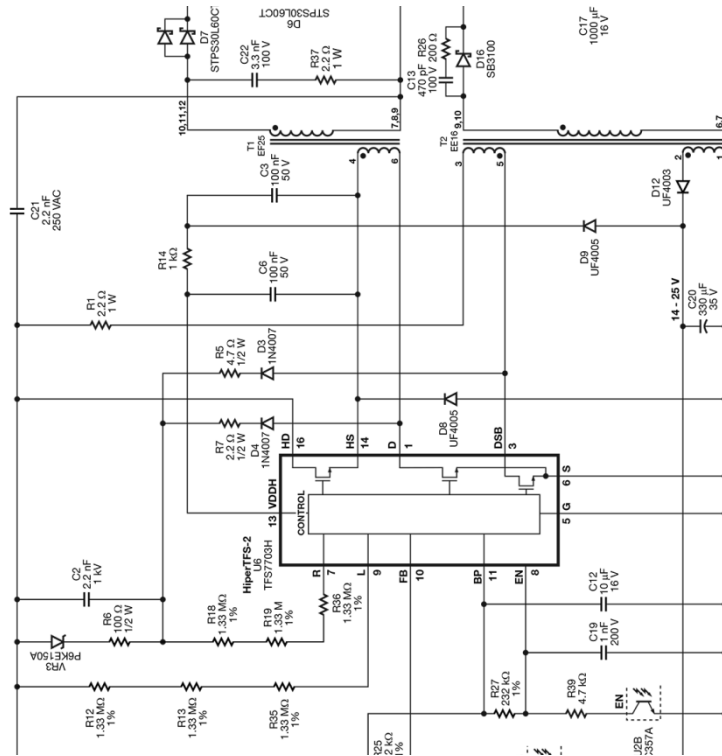


Figure 3 – Schematic.



4 回路の説明

図 3 の回路図は、TFS7703H を使用した 12 V、15 A フォワード DC-DC コンバータ及び 12 V、0.83 A フライバック待機/一次バイアス回路です。

HiperTFS-2 TFS7703H は低コストで、ローサイド 725 V メイン MOSFET、ハイサイド 530 V メイン電源用 MOSFET 及び 725 V 待機電源用 MOSFET、メイン及び待機コントローラ、過熱保護及び回路保護付きハイサイド ドライバをその他の制御回路とともにワンパッケージに内蔵しています。このデバイスは PC 電源などのメインと待機コンバータの両方を必要とする高電力アプリケーションに最適です。待機コンバータは広範囲の入力電圧で動作します。メインコンバータは力率改善ステージからの昇圧入力電圧を受け入れるように設計されており、300 VDC ~ 385 VDC の幅広い範囲で正常に動作します。

4.1 電源の入力及びフィルタ

この回路はメイン出力電圧が 180 W 以下の PC 電源用に設計されています。逆入力電圧接続が発生した場合には、ダイオード D13 はヒューズ F1 をオープンにし、大きな故障から回路を保護します。コンデンサ C1 はバルク エネルギー用入力コンデンサです。

4.2 一次側

部品 C2、R6、VR3 はターンオフ クランプ回路を構成し、待機コンバータドレインとメイン フォワード コンバータのローサイド MOSFET のドレインの両方に対して U6 のドレイン電圧を制限します。ツェナー VR3 はクランプ電圧を設定し、クランプ コンデンサ C2 の最大電圧 (150 V) を維持します。ブロッキング ダイオード D3 及び D4 の低速リカバリー特性のため、多くの漏れ及び磁気エネルギーがコンバータに戻されます。メイン コンバータと待機コンバータでリセット/漏れスパイクのクランプ部品を共有しているため、部品点数を削減できます。待機電源部はダイオード D3 及び抵抗 R5 を経由してクランプに接続され、メイン部は D8 から D4 及び R7 を経由して接続されています。リセット時間中、メイン部は V_{IN} よりも大幅に高いリセット電圧に接続されるため、メイン コンバータの動作デューティ サイクルは 50% 以上に拡大し、スイッチングの実効電流が小さくなり、代償としての保持時間を伴うことなく RMS スイッチ電流を低減します。

BYPASS (BP) ピンに接続されたコンデンサ C12 は、HiperTFS-2 コントローラのデカップリング コンデンサです。C12 の値 (10 μ F) により、132 KHz のメイン コンバータの動作周波数も選択できます。起動時にバイパス コンデンサは内部電流源の IC U6 から充電されます。BP ピン電圧が 5.8 V に達すると、待機電源はスイッチングを開始し、+12 V 待機出力及び一次側バイアス電圧は上昇を開始します。バイアス/待機補助電源の巻線の出力はダイオード D12 で整流され、コンデンサ C20 でフィルタリングされます。バイアス巻線の出力は、待機電源のみの動作時に抵抗 R16 を経由して HiperTFS-2 BP ピンに電力を供給します。リモートオン スイッチ SW1 が U3A 及び U3B を起動し、Q1 を ON の状態にするときに、一次バイアス回路から Q1 及び D10 によって追加の電流が供給されます。PC 電源アプリケーションでは、これは J4 コネクタを通してバイアスを PFC コントローラに供給するバイアス電圧です。R16 の値は、内部の HiperTFS-2 高電圧電流源を停止して無負荷時消費電力を削減する BP ピンに必要な最小値



の 700 μ A を維持するように選択されます。U6 の BP ピンに接続されたコンデンサ C12 は内部で 5.85 V に制御された電源のデカップリング コンデンサです。ツェナー ダイオード VR4 は、PFC コンバータが使用されている場合に制限電圧を提供するだけでなく、Q1 の電圧基準となり、BP ピンに 6mA の電流を安定的に供給するためにエミッタ電圧を 12.4 V に制御します。

ENABLE (EN) ピンは待機電源部のフィードバック ピンです。起動前に、EN から BP に接続された抵抗 R27 が検出され、待機電源部に複数の中から 1 つの内部カレントリミットが選択されます。FEEDBACK (FB) ピン抵抗 R25 は起動時に EN ピンと同じ方法で 3 つのメイン カレントリミットの中から 1 つを選択するのに使用されます。待機電源部では、R27 に 4 つの異なる抵抗値を使用して内部カレントリミット設定の 4 つのうち 1 つを選択できます。メイン コントローラ部では、R25 に 3 つの異なる値を使用してカレントリミット設定の 3 つのうち 1 つを選択できます。ここに示した回路では、待機部の I_{LIM} 650 mA に R27 (232 k Ω) を使用して、メイン部の I_{LIM} 3.1 A に R25 の 232 k Ω を使用しています。

FB ピンはメイン コンバータにフィードバック電流を供給します。FB ピンから GND への吸い込み電流が増加すると、動作デューティ サイクルは低減します。

ダイオード D9 は起動期間中、C3 及び C6 をブートストラップ充電する初期電力を供給します。この間に、ハイサイド MOSFET の HS ピンが 12 ms の間電源側に引き上げられます。通常動作中の C6 の電圧はシャント モードで約 12 V に制御されます。コンデンサ C3 では最低 13 V が常に必要です。

抵抗 R18、R19 及び R36 は、利用可能な OFF 時の最大リセット電圧を R ピンへの電流に変換して、L ピン電流と比較し、最大許容デューティ サイクルを計算するのに使用されます。これにより飽和を避け、ON 時のピーク磁束の関数として最大許容デューティ係数を決定します。

LINE-SENSE (L) ピンは入力バルク電圧の入力センス機能を持っています。この情報はメイン及び待機部の低電圧及び過電圧の検出回路に対し、使用されます。ピンを電源ソース側にプルダウンして待機及びメイン電源の両方に同時にリモート ON/OFF させることもできます。抵抗 R12、R13 及び R35 は入力電圧を L ピンへの電流に変換するのに使用されます。

4.3 出力整流

待機電源部では、出力の整流はダイオード D16 によって行われます。低 ESR コンデンサ C17 は低リップル フィルタです。インダクタ L2 及びコンデンサ C15 はスイッチング時の出力リップルとノイズをさらに低減する 2 段フィルタを構成します。

メイン コンバータ部では、ダイオード D7 がメインの ON 時に導通し、ダイオード D6 がメインの OFF 時に導通し、出カインダクタ L1 に電流の放電パスを作るキャッチ ダイオードになります。インダクタ L1 はコンデンサ C10 及び C24 と組み合わせてメイン コンバータ用の出力フィルタを構成し、スイッチング時の出力リップルやノイズをフィルタリングします。



4.4 出力フィードバック

待機電源部では、抵抗 R34 及び R31 がフィードバック分割回路を構成します。電源の出力電圧は分割され、エラー アンプ U7 の入力端子に入力されます。U2A のカソード端子の電圧は U7 内部のアンプによって制御され、分割回路の電圧は $2.5\text{ V} \pm 2\%$ に維持されます。カソード端子の電圧が変化すると、U2A 内部のフォトカプラ ダイオードを流れる電流が変化し、結果的に U2B 内部のトランジスタを流れる電流も変化します。コンデンサ C19 は EN ピンのノイズ除去を実行します。EN ピンからの吸い込み電流が EN ピンのスレッシュホールド電流を上回ると、次のスイッチング サイクルが停止され、出力電圧がフィードバック スレッシュホールドを下回ると、導通サイクルの発生が許可されます。スイッチング サイクル数を制御して出力レギュレーションを維持します。負荷が低減するとスイッチング サイクル数は減少し、スイッチング周波数は低くなり、スイッチング損失は負荷の大きさによって決められます。これにより、軽負荷時を含めほぼ一定の効率を維持できるため、効率の要求事項を満たすのに最適です。

メイン部では、抵抗 R9 及び R24 が U5 エラー アンプに DC 基準を提供するのに使用されます。同じような方法で、U5 は FB ピンからの吸い込み電流を通して、動作デューティ サイクルを変化させるためのフォトカプラ U1 を制御します。主な違いは、FB ピン電流が待機電源の全サイクルの ON/OFF 制御に対して線形的にメイン コンバータのデューティ サイクルを制御していることです。部品 C4、C8-9、R10 及び R21 はメインの 12 V 制御ループを補正します。部品 C5 と R11 は起動時の出力のオーバーシュートを回避する "ソフトスタート" 回路を構成します。

抵抗 R15 は制御ループにゲインを設定し、抵抗 R10、R21 及びコンデンサ C4、C8、C9 は制御ループの応答を形作り、目的とするループ ゲインのクロスオーバー周波数及び移送マージンを達成します。抵抗 R38 及び R30 はそれぞれ、IC U5 及び U7 で必要なバイアス電流を供給します。



5 PCB レイアウト

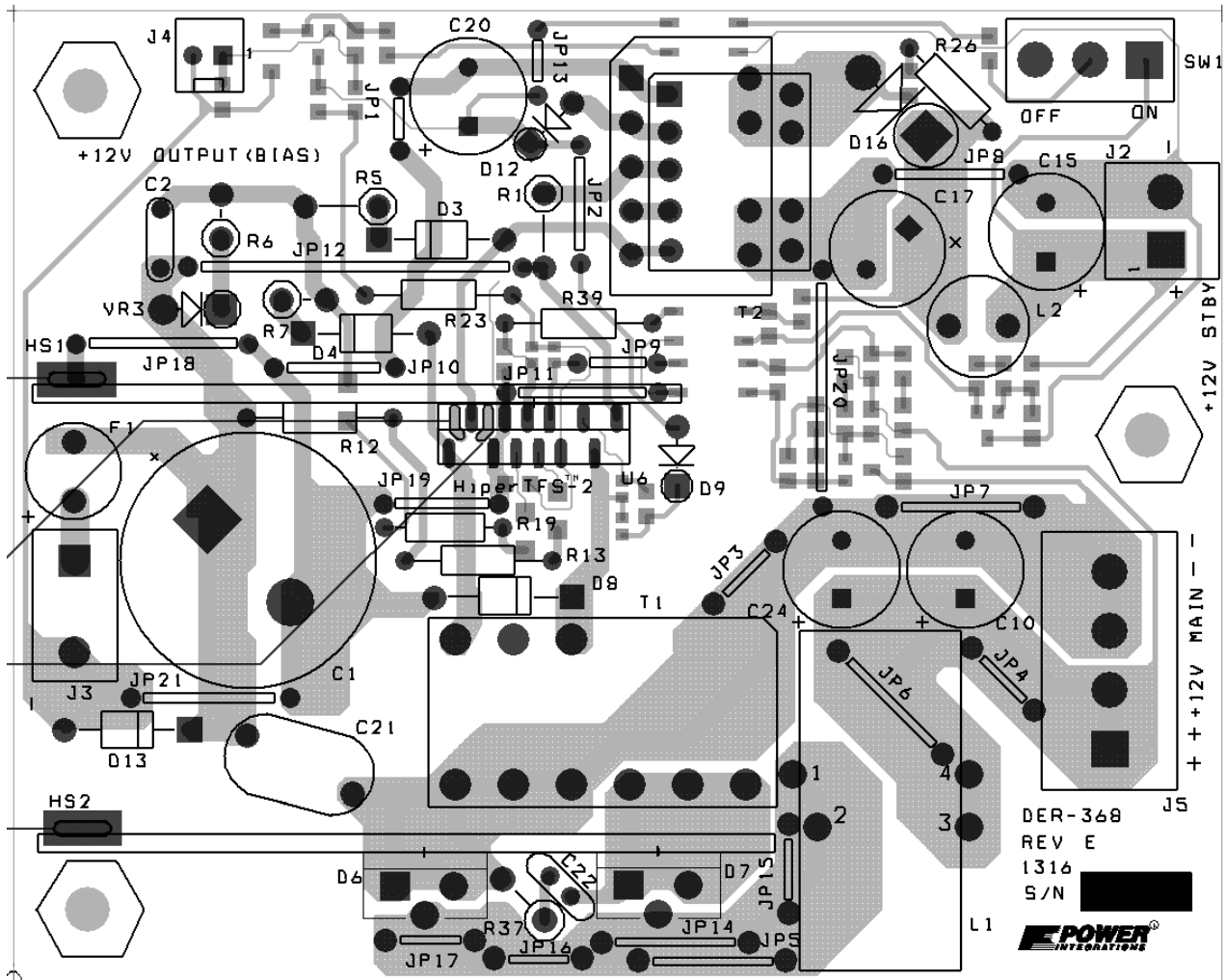


Figure 4 – DER-368 PCB Layout, Top View.



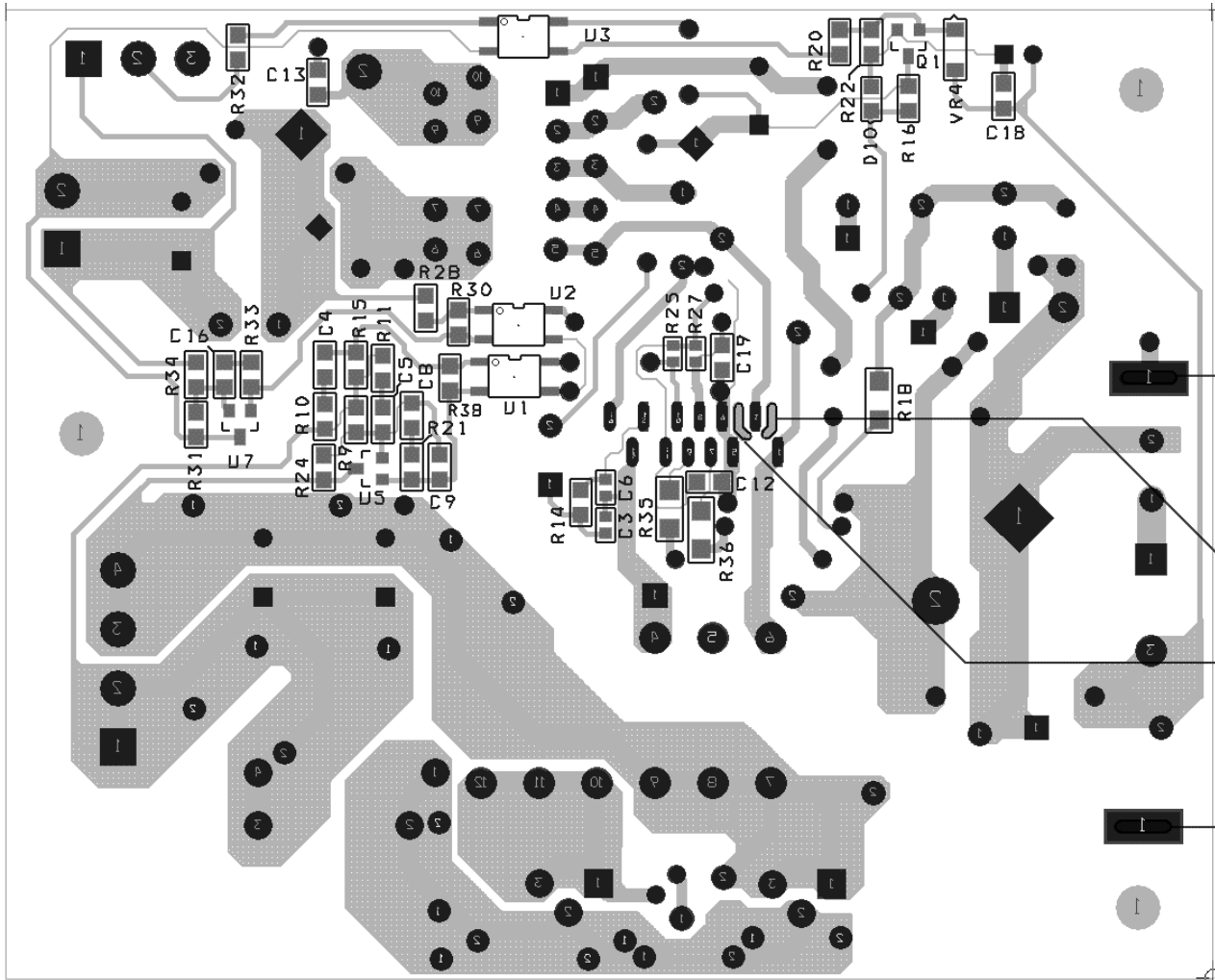


Figure 5 – DER-368 PCB Layout, Bottom View.

6 部品表

Item	Qty	Ref Des	概要	Mfg Part Number	Mfg
1	1	C1	120 μ F, 450 V, Electrolytic, (22 x 30)	ESMQ451VSN121MP30S	United Chemi-con
2	1	C2	2.2 nF, 1 KV, Ceramic, SL, 0.2" L.S.	DEBB33A222KA2B	Murata
3	2	C3 C6	100 nF 50 V, Ceramic, X7R, 0603	C1608X7R1H104K	TDK
4	3	C4 C5 C8	47 nF, 50 V, Ceramic, X7R, 0805	GRM21BR71H473KA01L	Murata
5	3	C9 C18 C19	1 nF, 200 V, Ceramic, X7R, 0805	08052C102KAT2A	AVX
6	2	C10 C24	1500 μ F, 16 V, Electrolytic, Low ESR, 10 x 20)	EEU-FR1C152	Panasonic
7	1	C12	10 μ F, 16 V, Ceramic, X5R, 0805	GRM21BR61C106KE15L	Murata
8	1	C13	470 pF, 100 V, Ceramic, X7R, 0805	08051C471KAT2A	AVX
9	1	C15	330 μ F, 25 V, Electrolytic, Low ESR, 90 m Ω , (10 x 12.5)	ELXZ250ELL331MJC5S	Nippon Chemi-Con
10	1	C16	330 nF, 50 V, Ceramic, X7R, 0805	GRM219R71H334KA88D	Murata
11	1	C17	1000 μ F, 16 V, Electrolytic, Very Low ESR, 23 m Ω , (10 x 20)	EKZE160ELL102MJ20S	Nippon Chemi-Con
12	1	C20	330 μ F, 35 V, Electrolytic, Low ESR, 68 m Ω , (10 x 16)	ELXZ350ELL331MJ16S	Nippon Chemi-Con
13	1	C21	2.2 nF, Ceramic, Y1	440LD22-R	Vishay
14	1	C22	3.3 nF, 100 V, Ceramic, X7R, Radial	FK18X7R2A332K	TDK
15	2	D3 D4	1000 V, 1 A, Rectifier, DO-41	1N4007-E3/54	Vishay
16	2	D6 D7	60 V, 30 A, Dual Schottky, TO-220AB	STPS30L60CT	ST
17	2	D8 D9	600 V, 1 A, Ultrafast Recovery, 75 ns, DO-41	UF4005-E3	Vishay
18	1	D10	100 V, 0.2 A, Fast Switching, 50 ns, SOD-323	BAV19WS-7-F	Diodes, Inc.
19	1	D12	200 V, 1 A, Ultrafast Recovery, 50 ns, DO-41	UF4003-E3	Vishay
20	1	D13	600 V, 1 A, Rectifier, DO-41	1N4005-T	Diodes, Inc.
21	1	D16	100 V, 3 A, Schottky, DO-201AD	SB3100-T	Diodes, Inc.
22	1	ESIP CLIP1	Heat sink Hardware, Edge Clip 20.76 mm L x 8 mm W	NP975864	Aavid Thermalloy
23	1	F1	3.15 A, 250V, Slow, TR5	37213150411	Wickman
24	2	HS PAD1 HS PAD2	HEAT SINK PAD, TO-220, Sil-Pad 1000	1009-58	Bergquist
25	1	HS1	HEAT SINK, DER-368, Primary-		Custom
26	1	HS2	HEAT SINK, DER-368, Secondary		Custom
27	1	J2	2 Position (1 x 2) header, 5 mm (0.196) pitch, Vertical	1715022	Phoenix Contact
28	1	J3	CONN HEADER 3POS (1x3).156 VERT TIN (PULL PIN 2)	26-48-1031	Molex
29	1	J4	2 Position (1 x 2) header, 0.1 pitch, Vertical	22-23-2021	Molex
30	1	J5	CONN TERM BLOCK 5MM 4POS	1711042	Phoenix Contact
31	2	JP1 JP13	Wire Jumper, Non-Insulated, #22 AWG, 0.2 in	298	Alpha
32	6	JP2 JP3 JP4 JP15 JP16 JP17	Wire Jumper, Non-Insulated, #22 AWG, 0.3 in	298	Alpha
33	5	JP5 JP6 JP7 JP8 JP9 JP14	Wire Jumper, Non Insulated, #22 AWG, 0.5 in	298	Alpha
34	1	JP6	Wire Jumper, Insulated, TFE, #22 AWG, 0.5 in	C2004-12-02	Alpha
35	2	JP10	Wire Jumper, insulated, TFE, #22 AWG, 0.4 in	C2004-12-02	Alpha
36	1	JP11	Wire Jumper, insulated, TFE, #22 AWG, 0.3 in	C2004-12-02	Alpha
37	1	JP12	Wire Jumper, Non-insulated, #22 AWG, 1.0 in	298	Alpha
38	3	JP18 JP19 JP21	Wire Jumper, Non-insulated, #22 AWG, 0.3 in	298	Alpha
39	1	JP20	Wire Jumper, Non-insulated, #22 AWG, 0.7 in	298	Alpha
40	1	JP22	Wire Jumper, Non-insulated, #22 AWG, 0.4 in	298	Alpha
41	1	L1	41 μ H, Inductor Toroidal, Sendust		
42	1	L2	2.2 μ H, 6.0 A	RFB0807-2R2L	Coilcraft
43	2	NUT1 NUT2	Nut, Hex, Kep 4-40, S ZN Cr3 plating RoHS	4CKNTZR	Any RoHS



					Compliant Mfg.
44	3	POST-CRKT_BRD_6-32_HEX1 POST-CRKT_BRD_6-32_HEX2 POST-CRKT_BRD_6-32_HEX3	Post, Circuit Board, Female, Hex, 6-32, snap, 0.375L, Nylon	561-0375A	Eagle Hardware
45	1	Q1	NPN, Small Signal BJT, GP SS, 40 V, 0.6 A, SOT-23	MMBT4401LT1G	Diodes, Inc.
46	1	R1	2.2 Ω , 5%, 1 W, Metal Film, Fusible	NFR0100002208JR500	Vishay
47	1	R5	4.7 Ω , 5%, 1/2 W, Carbon Film	CFR-50JB-4R7	Yageo
48	1	R6	100 Ω , 5%, 1/2 W, Carbon Film	CFR-50JB-100R	Yageo
49	1	R7	2.2 Ω , 5%, 1/2 W, Carbon Film	CFR-50JB-2R2	Yageo
50	1	R9	15 k Ω , 1%, 1/8 W, Thick Film, 0805	ERJ-6ENF1502V	Panasonic
51	1	R10	220 Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ221V	Panasonic
52	1	R11	39 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ393V	Panasonic
53	3	R12 R13 R19	1.33 M Ω , 1%, 1/4 W, Metal Film	MF1/4DCT52R1334F	KOA Speer
54	3	R18 R35 R36	1.33 M Ω , 1%, 1/4 W, Thick Film, 1206	RC1206FR-071M33L	Yageo
55	5	R14 R15 R30 R33 R38	1 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ102V	Panasonic
56	1	R16	7.5 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ752V	Panasonic
57	2	R20,R22	4.7 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ472V	Panasonic
58	1	R21	3.3 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ332V	Panasonic
59	1	R22	4.7 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ472V	Panasonic
60	1	R23	619 Ω , 1%, 1/4 W, Metal Film	MFR-25FBF-619R	Yageo
61	2	R25,R27	232 k Ω , 1%, 1/16 W, Thick Film, 0603	ERJ-3EKF2323V	Panasonic
62	1	R26	200 Ω , 5%, 1/4 W, Carbon Film	CFR-25JB-200R	Yageo
63	1	R28	100 Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6EGYJ101V	Panasonic
64	1	R31	4.99 k Ω , 1%, 1/8 W, Thick Film, 0805	ERJ-6ENF4991V	Panasonic
65	1	R32	10 k Ω , 5%, 1/8 W, Thick Film, 0805	ERJ-6GEYJ103V	Panasonic
66	1	R34	19.1 k Ω , 1%, 1/8 W, Thick Film, 0805	ERJ-6ENF1912V	Panasonic
67	1	R37	Resistor, Metal Oxide, 2.2 Ω , 1 W, 5%	RSF-100JB-2R2	Yageo
68	1	R39	4.7 k Ω , 5%, 1/4 W, Carbon Film	CFR-25JB-4K7	Yageo
69	1	RTV1	Thermally conductive Silicone Grease	120-SA	Wakefield
70	2	SCREW1 SCREW2	SCREW PHIL Flat head, undercut 4-40 X .3750 (3/8) SST		Any RoHS Compliant Mfg.
71	1	SCREW3	SCREW MACHINE PHIL 4-40 X 5/16 SS	PMSSS 440 0031 PH	Building Fasteners
72	1	SW1	SLIDE MINI SPDT PC MNT AU	1101M2S3CBE2	C&K Components
73	1	T1	Transformer, DER-368 Main, EF25, Vertical		
74	1	T2	Transformer, DER-368 Standby, EE16, Vertical	Custom	
75	3	U1 U2 U3	Optocoupler, 80 V, CTR 80-160%, 4-Mini Flat	PC357N1TJ00F	Sharp
76	2	U5 U7	IC, REG ZENER SHUNT ADJ SOT-23	LM431AIM3/NOPB	National Semi
77	1	U6	HiperTFS-2, ESIP16/12	TFS7703H	Power Integrations
78	1	VR3	150 V, 5 W, 5%, TVS, DO204AC (DO-15)	P6KE150A	LittleFuse
79	1	VR4	13 V, 5%, 500 mW, SOD-123	MMSZ5243BT1G	ON Semi
80	3	WASHER1 WASHER2 WASHER3	WASHER FLAT #4 Zinc, OD 0.219, ID 0.125, Thk 0.032, Yellow Chromate Finish	5205820-2	Tyco
81	2	WASHER6 WASHER7	Washer Nylon Shoulder #4	3049	Keystone



7 設計計算シート

HiperTFS2_Two-switch_Forward_041613; Rev.1.0; Copyright Power Integrations 2013	INPUT	INFO	OUTPUT	UNIT	HiperTFS2_041613_Rev1-0.xls; Two-switch Forward Transformer Design Spreadsheet
Hiper-TFS MAIN OUTPUT (TWO-SWITCH FORWARD STAGE)					
OUTPUT VOLTAGE AND CURRENT					
VMAIN	12.00			V	Main output voltage
IMAIN	15.00			A	Main output current
VOOUT2				V	Output2 voltage - enter zero if none
IOOUT2				A	Output2 current - enter zero if none
POST REGULATED OUTPUT					
Post Regulator	NONE	<i>Info</i>			!!! Info.No Selection for post-regulator - select 'NONE' if not using post-regulator
V_SOURCE				V	Select source of input voltage for post regulator.Enter None if Post regulator not used.
VOOUT3			0	V	Enter postregulator output voltage
IOOUT3			0	A	Enter post regulator output current
n_PR			1		Enter postregulator efficiency (Buck only)
COUPLED-INDUCTOR (LOW POWER) DERIVED OUTPUT					
VOOUT4				V	Coupled-Inductor derived (low power) output voltage (typically -12 V)
IOOUT4				A	Coupled-Inductor derived (low power) output current
POUT(Main)			180.0	W	Total output power (Main converter)
POUT_PEAK(Main)			180.0	W	Peak Output power(Main converter).If there is no peak power requirement enter value equal to continuous power
POUT(Standby)			10.3	W	Continuous output power from Standby power supply
POUT_PEAK(Standby)			10.0	W	Peak output power from Standby section
POUT(System Total)			190.3	W	Total system continuous output power
POUT_PEAK(System Total)			190.0	W	Total system peak output power
VBIAS	17.00			V	DC bias voltage from main transformer aux winding
INPUT VOLTAGE AND UV/OV					
CIN	120.00		120	uF	Input Capacitance.To increase CMIN, increase T_HOLDUP
T_HOLDUP			20	ms	Holdup time
CIN	120.00		120	uF	Select Bulk Capacitor
CIN_ESR			0.55	ohms	Bulk capacitor ESR
IRMS_CIN			0.67	A	RMS current through bulk capacitor
PLOSS_CIN			0.25	W	Bulk capacitor ESR losses
VMIN			300.0	V	Minimum input voltage to guarantee output regulation
VNOM			380.0	V	Nominal input voltage
VMAX			420.0	V	Maximum DC input voltage
RR			3.92	M-ohm	
RL			3.92	M-ohm	Minimum undervoltage On-Off threshold
UV / OV / UVOV					Minimum undervoltage Off-On threshold (turn-on)



VUV OFF (min)			181.8	V	Minimum overvoltage Off-On threshold
VUV ON (min)			295.5	V	Minimum overvoltage On-Off threshold (turn-off)
VOV ON (min)			526.7	V	R pin resistor
VOV OFF (min)			526.7	V	Line Sense resistor value (L-pin) - goal seek (VUV OFF) for std 1% resistor series
VUV OFF (max)			225.0	V	
VUV ON (max)			326.9	V	
ENTER DEVICE VARIABLES					
Device	TFS7703		TFS7703		Selected HiperTFS device
Select Frequency mode	f		f		Select Frequency mode. "H" indicates 66 kHz selection, "F" indicates 132 kHz selection
ILIMIT_MIN			3.01	A	Device current limit (Minimum)
ILIMIT_TYP			3.24	A	Device current limit (Typical)
ILIMIT_MAX			3.47	A	Device current limit (Maximum)
fSMIN			124000	Hz	Device switching frequency (Minimum)
fS			132000	Hz	Device switching frequency (Typical)
fSMAX			140000	Hz	Device switching frequency (Maximum)
KI	1.0		1.0		Select Current limit factor (KI=1.0 for default ILIMIT, or select KI=0.9 or KI=0.7)
R(FB)			232.0	k-ohms	Feedback Pin Resistor value
ILIMIT SELECT			3.01	A	Selected current limit
RDS(ON)			5.00	ohms	Rds(on) at 100'C
DVNOM_GOAL			0.45		Target duty cycle at nominal input voltage (VNOM)
VDS			5.07	V	HiperTFS average on-state Drain to Source Voltage
Main MOSFET losses					
RDSON_LOWER			3.60	ohm	RDSON for low side MOSFET
RDSON_UPPER			1.40	ohm	RDSON for high side MOSFET
PCOND_LOWER			2.6	W	Conduction losses in lower MOSFET
PCOND_UPPER			1.0	W	Conduction losses in upper MOSFET
COSS_LOWER			35	pF	COSS for low side MOSFET
COSS_UPPER			110	pF	COSS for high side MOSFET
V_Coss upper FET			150	V	Voltage across upper MOSFET during turn off
P_Coss lower FET			0.12	W	Switching loss in upper MOSFET
P_Coss upper FET			0.16	W	Switching loss in lower MOSFET
lower FET crossover loss			0.72	W	Crossover loss in lower MOSFET
TOTAL_MOSFET_LOSS			6.92		Total loss in MOSFET (upper + lower)
Clamp Section					
Clamp Selection	CLAMP TO RAIL				Select either "CLAMP TO RAIL" (default) or "CLAMP TO GND"
VCLAMP			150.00	V	Asymmetric Clamp Voltage
VDSOP			570.00	V	Maximum Hiper-TFS Drain voltage (at VOVOFF_MAX)
DIODE Vf SELECTION					
VDMAIN	0.40		0.4	V	Main output diodes forward voltage drop
VDOUT2			0.5	V	Secondary output diodes forward voltage drop
VDOUT3			0.5	V	3rd output diodes forward voltage drop



VDB			0.7	V	Bias diode forward voltage drop
TRANSFORMER CORE SELECTION					
Core Type	Auto		EF25		Selected core type
AE			0.518	cm ²	Core Effective Cross Sectional Area
LE			5.78	cm	Core Effective Path Length
AL			2000	nH/T ²	Ungapped Core Effective Inductance
BW			15.6	mm	Bobbin Physical Winding Width
B_HT			4.60	mm	Height of bobbin (to calculate fit)
B_WA			0.72	cm ²	Bobbin Winding area
M			4.5	mm	Bobbin safety margin tape width (2 * M = Total Margin)
LG_MAX			0.002	mm	Maximum zero gap tolerance, default 2um
LMAG_MAX			20	mH	Maximum magnetizing inductance of transformer. Do not exceed this value
LMAG	9.4		9	mH	Actual magnetizing inductance (measured) of transformer
FRES_TRF			173.04	kHz	Measured Primary winding self resonant frequency
C_TRF			90	pF	Estimated primary winding capacitance
L			3.00		Transformer primary layers (split primary recommended)
NMAIN	5.0		5.0		Main rounded turns
NS2			0.0		2nd output number of turns
NBIAS	0		0		Vbias rounded turns (forward bias winding)
VOUT2 ACTUAL			0.0	V	Approximate Output2 voltage of with NS2 = 0 turns (AC stacked secondary)
VBIAS_ACTUAL			-0.7	V	Approximate Forward Bias Winding Voltage at VMIN with NB = 0 turns
TRANSFORMER DESIGN PARAMETERS					
NP			64		Primary rounded turns
BM_MAX			2548	Gauss	Max positive operating flux density at minimum switching frequency
BM PK-PK			3861	Gauss	Max peak-peak operating flux density at minimum switching frequency
BP_MAX			3229	Gauss	Max positive flux density at Vmax (limited by DVMAX clamp)
BP PK-PK			4892	Gauss	Max peak-peak flux density at Vmax (limited by DVMAX clamp)
IMAG			0.136	A	Peak magnetizing current at minimum input voltage
OD_P			0.31	mm	Primary wire outer diameter
AWG_P			29	AWG	Primary Wire Gauge (rounded to maximum AWG value)
TRANSFORMER LOSSES AND FIT ESTIMATE					
Core loss			12.4		
Core material	Auto		PC95		Select core material
BAC_pp			3627	gauss	Peak to peak flux density
core_loss_multiplier			2.04E-03		Core Loss constant
f_coeff			1.80		Frequency co-efficient
BAC_coeff			2.56		AC flux density co-efficient
specific core loss			995.50	mW/cc	Core loss per unit volume
core volume			3.02	cm ³	Volume of core
core loss			3.01	W	Core loss



PRI WINDING FIT AND LOSSES					
OD_PRI			0.45	mm	Primary winding diameter
FILAR_PRI			1.00	strands	Number of parallel strands of wire (primary)
MLT_PRI			5.28	cm	Mean length per turn
DCR_PRI			465.19	milli-ohm	DC resistance of primary winding
PCOND_PRI			0.34	W	Conduction loss in primary winding
FILL_PRI			14	%	Fill factor (primary only)
SEC WINDING 1 (lower winding when AC stacked)					
VOUT			12	V	
NS1			5.0	turns	Number of turns
IRMS_SEC1			11.62	A	RMS current through winding
Foil/Wire	FOIL		FOIL	foil/wire	Select FOIL or WIRE for winding
OD/Thickness			0.125	mm	Wire diameter or Foil thickness
FILAR_SEC1			N/A	strands	Number of parallel strands (wire selection only)
SEC1_WIDTH			18	mm	Foil Width (Applicable if FOIL winding used)
SEC1_MLT			5.28	cm	Mean length per turn
DCR_SEC1			2.59	milli-ohms	DC resistance of secondary winding
PCOND_SEC1			0.35	W	Conduction loss in secondary winding
FILL_SEC1			16	%	Fill factor (secondary 1 only)
SEC WINDING 2 (upper winding AC stacked)					
VOUT			0	V	
NS2			0.0	turns	Number of turns
IRMS_SEC2			0.00	A	RMS current through winding
Foil/Wire	FOIL		FOIL	foil/wire	Select FOIL or WIRE for winding
OD/Thickness			0.125	mm	Wire diameter or Foil thickness
FILAR_SEC2			N/A	strands	Number of parallel strands (wire selection only)
SEC2_WIDTH			18	mm	Foil Width (Applicable if FOIL winding used)
SEC2_MLT			5.28	cm	Mean length per turn
DCR_SEC2			0.00	milli-ohms	DC resistance of secondary winding
PCOND_SEC2			0.00	W	Conduction loss in secondary winding
FILL_SEC2			0	%	Fill factor (secondary 1 only)
Total main transformer					
FILL_TOTAL			30	%	Total transformer fill factor
TOTAL_CU_LOSS			0.7	W	Total copper losses in transformer
TOTAL_CORE_LOSS			3.0	W	Total core losses in transformer
TOTAL_TRF_LOSS			3.7	W	Total losses in transformer
DUTY CYCLE VALUES (REGULATION)					
DVMIN			0.57		Duty cycle at minimum DC input voltage
DVNOM			0.45		Duty cycle at nominal DC input voltage
DVMAX			0.41		Duty cycle at maximum DC input voltage
DOVOFF MIN			0.32		Duty cycle at overvoltage DC input voltage(DOVOFF_MIN)
MAXIMUM DUTY CYCLE VALUES					
DMAX_UVOFF_MIN			0.65		Max duty cycle clamp at VUVOFF_MIN
DMAX_VMIN			0.60		Max duty clamp cycle at VMIN
DMAX_VNOM			0.56		Max duty clamp cycle at VNOM
DMAX_VMAX			0.51		Max duty clamp cycle at VMAX



DMAX_OVOFFMIN			0.41		Max duty clamp cycle at VOVOFF_MAX
CURRENT WAVESHAPE PARAMETERS					
IP			1.49	A	Maximum peak primary current at maximum DC input voltage
IP_PEAK			1.49	A	Peak primary current at Peak Output Power and max DC input voltage
IPRMS(NOM)			0.85	A	Nominal primary RMS current at nominal DC input voltage
OUTPUT INDUCTOR OUTPUT PARAMETERS					
KDI_ACTUAL			0.31		Current ripple factor of combined Main and Output2 outputs
Core Type	Kool Mu 125u		Kool Mu 125u		Select core type
Core	77350(O.D)=24.3		77350(O.D)=24.3		Coupled Inductor - Core size
AE			38.80	mm^2	Core Effective Cross Sectional Area
LE			58.80	mm	Core Effective Path Length
AL			105.00	nH/T^2	Ungapped Core Effective Inductance
BW			43.26	mm	Bobbin Physical Winding Width
VE			2280.00	mm^3	Volume of core
Powder cores (Sendust and Powdered Iron) Cores					
MUR			125.00		Relative permeability of material
H			55.49	AT/cm	Magnetic field strength
MUR_RATIO			0.29		Percent of permeability as compared to permeability at H = 0 AT/cm
LMAIN_ACTUAL			12.1	uH	Estimated inductance of main output at full load
LMAIN_0bias			42.00	uH	Estimated inductance of main output with 0 DC bias
LOUT2			0.00	uH	Estimated inductance of auxiliary output at full load
BM_IND			2534.69	Gauss	DC component of flux density
BAC_IND			388.82	Gauss	AC component of flux density
Turns					
INDUCTOR TURNS MULTIPLIER			3.00		Multiplier factor between main number of turns in transformer and inductor (default value = 3)
NMAIN_INDUCTOR	20		20.00		Main output inductor number of turns
NOUT2_INDUCTOR			0.00		Output 2 inductor number of turns
NOUT4_INDUCTOR			N/A		Bias output inductor number of turns (for bias or control circuit VDD supply)
Ferrite Cores					
LMAIN_ACTUAL			N/A	uH	Estimated inductance of main output
LOUT2			N/A	uH	Estimated inductance of aux output
LG			N/A	mm	Gap length of inductor cores
Target BM			N/A	Gauss	Target maximum flux density
BM_IND			N/A	Gauss	Estimated maximum operating flux density
BAC_IND			N/A	Gauss	AC flux density
Turns					
NMAIN_INDUCTOR			N/A		Main output inductor number of turns
NAUX_INDUCTOR			N/A		Aux output inductor number of turns
N_BIAS			N/A		Aux output inductor number of turns
Wire Parameters					
Total number of layers			1.03		Total number of layers for chosen toroid
IRMS_MAIN			15.02	A	RMS current through main inductor windings
IRMS_AUX			0.00	A	RMS current through aux winding



AWG_MAIN	18		18.00	AWG	Main inductor winding wire gauge
OD_MAIN			1.09	mm	Main winding wire gauge outer diameter
FILAR_MAIN			2.00		Number of parallel strands for main output
RDC_MAIN			6.74	mohm	Resistance of wire for main inductor winding
AC Resistance Ratio (Main)			3.78		Ratio of total resistance (AC + DC) to the DC resistance (using Dowell curves)
CMA_MAIN			216.57	CMA	Cir mils per amp for main inductor winding
J_MAIN			15.96	A/mm ²	Current density in main inductor winding
AWG_AUX			0.00	AWG	Aux winding wire gauge
OD_AUX			N/A	mm	Auxiliary winding wire gauge outer diameter
FILAR_AUX			2.00		Number of parallel strands for aux output
RDC_AUX			0.00	mohm	Resistance of wire for aux inductor winding
AC Resistance Ratio (Aux)			0.00		Ratio of total resistance (AC + DC) to the DC resistance (using Dowell curves)
CMA_AUX		<i>Info</i>	0.00	CMA	!!! Info.Low CMA may cause overheating.Verify acceptable temperature rise
J_AUX			0.00	A/mm ²	Current density in auxiliary winding
Estimated Power Loss					
PCOPPER_MAIN			1.52	W	Copper loss in main inductor winding
PCOPPER_AUX			0.00	W	Copper loss in aux inductor windings
PCORE			0.43	W	Total core loss
PTOTAL_IND			1.95	W	Total losses in output choke
SECONDARY OUTPUT PARAMETERS					
ISFWRMS			11.62	A	Max. fwd sec. RMS current (at DVNOM)
ISFWD2RMS			0.00	A	Max. fwd sec. RMS current (at DVNOM)
ISCATCHRMS			12.83	A	Max. catch sec. RMS current (at DVNOM)
ISCATCH2RMS			0.00	A	Max. catch sec. RMS current (at DVNOM)
IDAVMAINF			8.59	A	Maximum average current, Main rectifier (single device rating)
IDAVMAINC			8.90	A	Maximum average current, Main rectifier (single device rating)
IDAVOUT2F			0.00	A	Maximum average current, Main rectifier (single device rating)
IDAVOUT2C			0.00	A	Maximum average current, Main rectifier (single device rating)
IRMSMAIN			1.33	A	Maximum RMS current, Main output capacitor
IRMSOUT2			0.00	A	Maximum RMS current, Out2 output capacitor
PD_LOSS_MAIN			6	W	main diode loss
PD_LOSS_OUT2			0	W	output 2 diode loss
	% Derating				
VPIVMAINF	100%		44.5	V	Main Forward Diode peak-inverse voltage (at VDSOP)



VPIVMAINC	100%		32.8	V	Main Catch Diode peak-inverse voltage (at VOVOFF_MAX)
VPIVOUT2F	100%		0.0	V	Output2 Forward Diode peak-inverse voltage (at VDSOP)
VPIVOUT2C	100%		0.0	V	Output2 Catch Diode peak-inverse voltage (at VOVOFF_MAX)
VPIVB	100%		0.0	V	Bias output rectifier peak-inverse voltage (at VDSOP)
Hiper-TFS STANDBY SECTION (FLYBACK STAGE)					
ENTER APPLICATION VARIABLES					
VACMIN	85			V	Minimum AC Input Voltage
VACMAX	265			V	Maximum AC Input Voltage
fL	50			Hz	AC Mains Frequency
VO_SB	12.00			V	Output Voltage (at continuous power)
IO_SB	0.83			A	Power Supply Output Current (corresponding to peak power)
IO_SB_PK	0.83				Peak output current
POUT_SB			9.96	W	連続出力電力
POUT_SB_TOTAL			10.28	W	Total Standby power (Includes Bias winding power)
POUT_SB_PK			9.96	W	Peak Standby Output Power
n	0.80				Efficiency Estimate at output terminals. Under 0.7 if no better data available
Z	0.50				Z Factor. Ratio of secondary side losses to the total losses in the power supply. Use 0.5 if no better data available
tC	3.00			ms	Bridge Rectifier Conduction Time Estimate
ENTER Hiper-TFS STANDBY VARIABLES					
Select Current Limit	STD		Standard Current Limit		Enter "LOW" for low current limit, "RED" for reduced current limit (sealed adapters), "STD" for standard current limit or "INC" for increased current limit (peak or higher power applications)
ILIM_MIN			0.605	A	Minimum Current Limit
ILIM_TYP			0.650	A	Typical Current Limit
ILIM_MAX			0.696	A	Maximum Current Limit
R(EN)			232.0	k-ohms	Enable pin resistor
fSmin			124000	Hz	Minimum Device Switching Frequency
I ² fmin			50.19	A ² kHz	I ² f (product of current limit squared and frequency is trimmed for tighter tolerance)
VOR	100.00		100	V	Reflected Output Voltage (VOR < 135 V Recommended)
VDS			10	V	Hiper-TFS Standby On State Drain to Source Voltage
VD_SB			0.7	V	Output Winding Diode Forward Voltage Drop
KP			1.55		Ripple to Peak Current Ratio (KP < 6)
KP_TRANSIENT			1.27		Transient Ripple to Peak Current Ratio. Ensure KP_TRANSIENT > 0.25
ENTER BIAS WINDING VARIABLES					
VB			16.00	V	Bias Winding Voltage



IB			20.00	mA	Bias winding Load current
PB			0.32	W	Bias winding power
VDB			0.70	V	Bias Winding Diode Forward Voltage Drop
NB			15.00		Bias Winding Number of Turns
VZOV			22.00	V	Overvoltage Protection zener diode voltage.
UVLO VARIABLES					
RLS			3.92	M-Ohms	Line sense resistor (from Main converter section)
V_UV_ACTUAL			100	V	Typical DC start-up voltage
ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES					
Core Type	EE16		EE16		Enter Transformer Core
AE			0.192	cm ²	Core Effective Cross Sectional Area
LE			3.5	cm	Core Effective Path Length
AL			1140	nH/T ²	Ungapped Core Effective Inductance
BW			8.6	mm	Bobbin Physical Winding Width
M			0	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L	3.00		3		Number of Primary Layers
NS_SB	11		11		Number of Secondary Turns
DC INPUT VOLTAGE PARAMETERS					
VMIN_SB			114.01	V	Minimum DC Input Voltage
VMAX_SB			374.77	V	Maximum DC Input Voltage
CURRENT WAVEFORM SHAPE PARAMETERS					
DMAX_SB			0.36		Duty Ratio at full load, minimum primary inductance and minimum input voltage
I AVG			0.12	A	Average Primary Current
IP_SB			0.6045	A	Minimum Peak Primary Current
IR_SB			0.6045	A	Primary Ripple Current
IRMS_SB			0.24	A	Primary RMS Current
TRANSFORMER PRIMARY DESIGN PARAMETERS					
LP_SB			491.12	uH	Typical Primary Inductance.+/- 10% to ensure a minimum primary inductance of 446 uH
LP_TOLERANCE			10	%	Primary inductance tolerance
NP_SB			87		Primary Winding Number of Turns
ALG			65	nH/T ²	Gapped Core Effective Inductance
BM			2054	Gauss	Maximum Operating Flux Density, BM<3000 is recommended
BAC			1027	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur			1654		Relative Permeability of Ungapped Core
LG			0.35	mm	Gap Length (Lg > 0.1 mm)
BWE			25.8	mm	Effective Bobbin Width
OD			0.298	mm	Maximum Primary Wire Diameter including insulation
INS			0.05	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA			0.246	mm	Bare conductor diameter
AWG			31	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM			81	Cmils	Bare conductor effective area in circular mils
CMA			334	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
TRANSFORMER SECONDARY DESIGN PARAMETERS					



Lumped parameters					
ISP			4.76	A	Peak Secondary Current
ISRMS			2.03	A	Secondary RMS Current
IRIPPLE			1.85	A	Output Capacitor RMS Ripple Current
CMS			406	Cmils	Secondary Bare Conductor minimum circular mils
AWGS			24	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
VOLTAGE STRESS PARAMETERS					
VDRAIN			605	V	Maximum Drain Voltage Estimate (Assumes 20% zener clamp tolerance and an additional 10% temperature tolerance)
PIVS			60	V	Output Rectifier Maximum Peak Inverse Voltage
Other Losses					
PCB trace losses			0.27	W	Estimated PCB trace losses
Forward DC-DC System efficiency					
TOTAL_MOSFET_LOSS			6.9	W	HiperTFS losses
TOTAL_TRF_LOSS			3.69	W	Main transformer losses
Output diode losses			6.00	W	Output diode losses
PLOSS_CIN			0.25	W	Bulk capacitor ESR losses
PTOTAL_IND			1.95	W	Output choke losses
Other Losses			0.27	W	Other losses (includes PCB traces, clamp loss, standby loss, magamp loss etc.)
効率			90.4%		Total system efficiency

Note: Main transformer outer limbs were gapped by using a 3M 74 tape in order to avoid the pulse skipping issue. Magnetizing inductance was brought down to 3.4 mH from 9 mH. Refer to main transformer specification section for details.



8 メイントランス (T1) 仕様

8.1 回路図

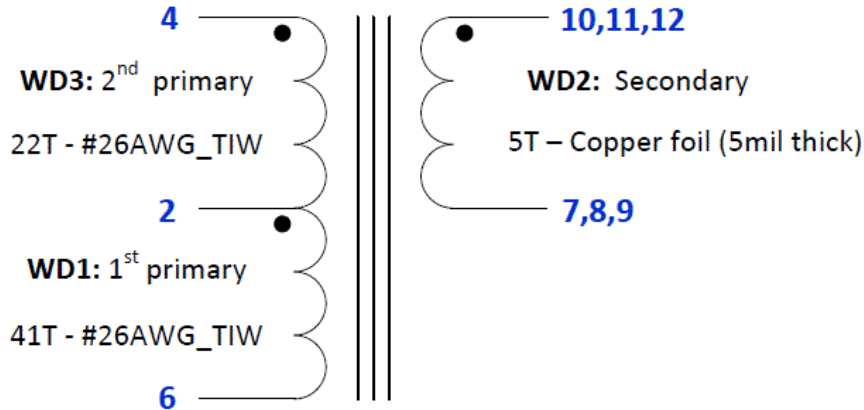


Figure 6 – Main 12 V Transformer (T1) Electrical Diagram.

8.2 電気仕様

Electrical Strength	1 second, 60 Hz, from pins 4-6 to pins 7-12.	3000 VAC
Primary Inductance	Pins 4-6, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	3.4 mH ±10%
Resonant Frequency	Pins 4-6, all other windings open.	450 kHz (Min.)
Primary Leakage Inductance	Pins 4-6, with pins 7-12 shorted, measured at 100 kHz, 0.4 V _{RMS} .	16 μH max

8.3 材料

Item	概要
[1]	Core Pair:EF25, TDK PC44 material or equivalent, ungapped.
[2]	Bobbin:EF25-Vertical, 12 pins (6/6).Taiwan Shulin Enterprise TF-2554.
[3]	Tape:Polyester Film, 3M 1350F-1 or equivalent, 14.9 mm wide.
[4]	Tape:Polyester Film, 3M 1350F-1 or equivalent, 22 mm wide.
[5]	Copper Foil, 0.005" thick, 0.7" wide.
[6]	Tinned Solid Copper Bus Wire, #20 AWG.
[7]	Triple Insulated Wire, Furukawa Tex-E or equivalent, 26 #AWG.
[8]	Tape:Polyester Film, 3M 74, 0.5 mil thick, or equivalent.Cut into size:7.0 mm x 3.5 mm.
[9]	Varnish:Dolph BC-359, or equivalent.



8.4 構造図

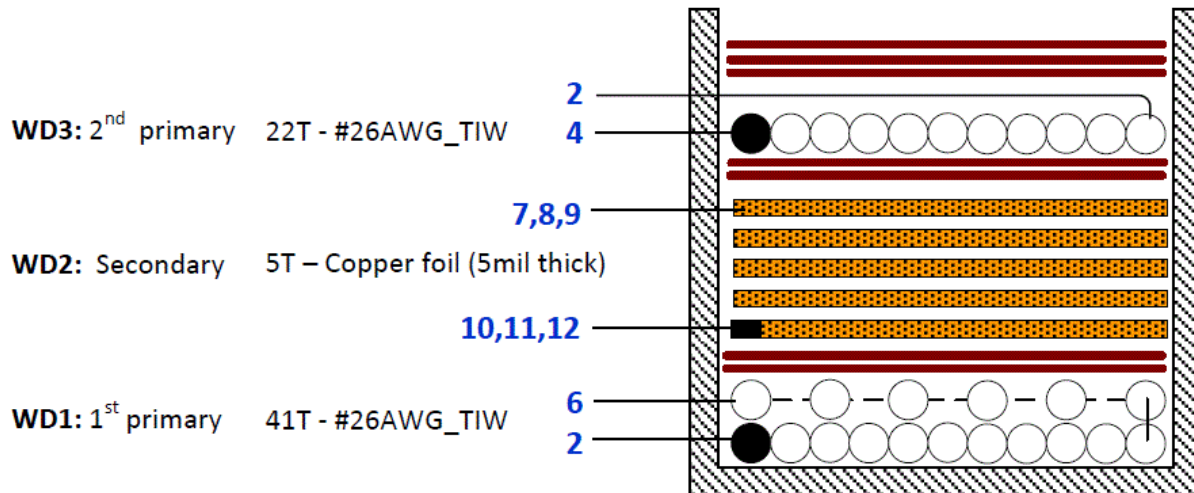


Figure 7 – Main Transformer Build Diagram.

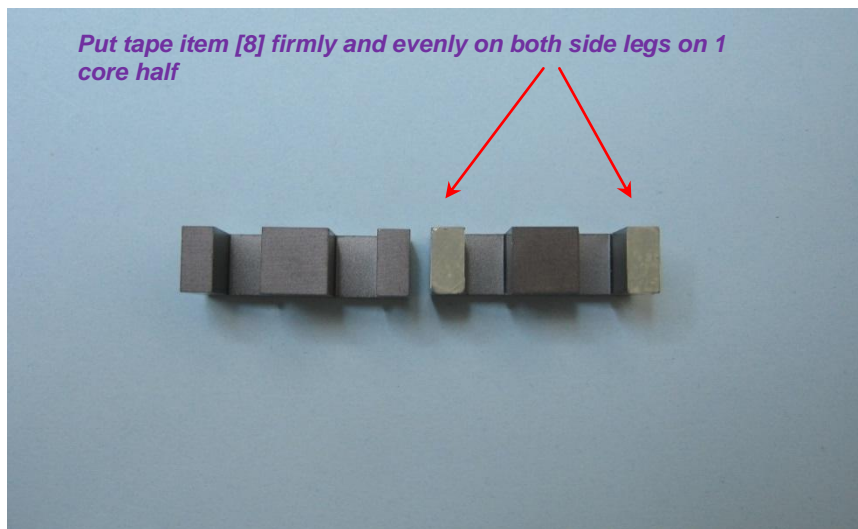


Figure 8 – Making Core Gap.



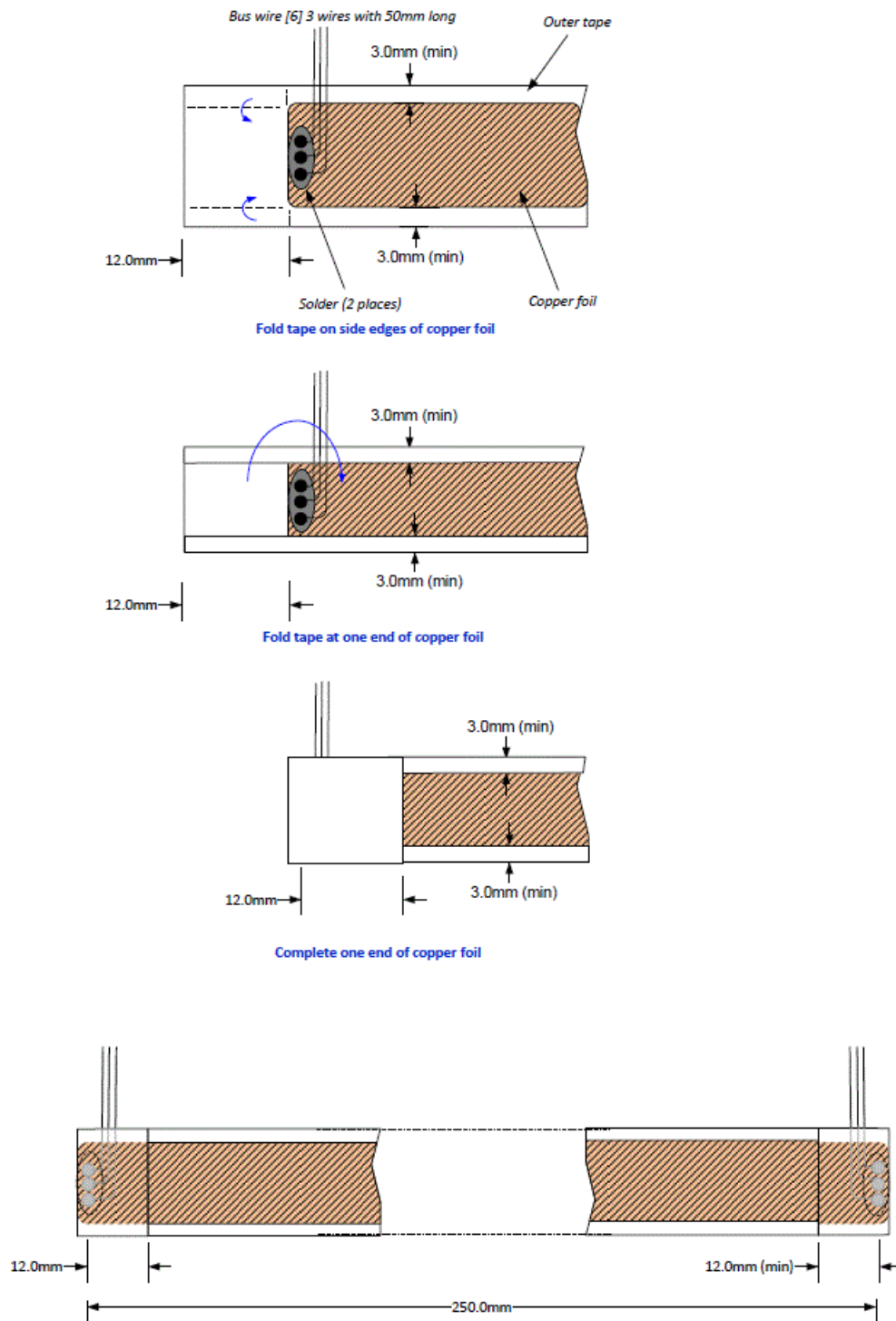


Figure 9 – Transformer Output Foil Construction Drawing.



8.5 製造方法

Assembly Step	Winding Instructions
Primary (WDG1)	Starting at pin 2, wind 41T of triple insulated wire (Item [7]) in two layers. Finish at pin 6.
Insulation	Insulate using 2 layers of tape (item [3]).
Secondary (WDG2)	Using Items [4], [5], and [6], construct a 250 mm long cuffed foil assembly per Figure 8. Starting at pins 10, 11, and 12, wind 5 turns of foil, finishing at pins 7, 8, and 9.
Insulation	Apply 2 layers of tape (item [3]) for insulation.
Primary (WDG3)	Starting at pin 4, wind 22 turns of triple insulated wire (item [7]) in a single layer, finishing at pin 2.
Insulation	Apply three layers of tape (item [3]) for finish wrap.
Final Assembly	Use 2 pieces of tape item [8] press firmly, evenly on both side legs on 1 core half to create 0.5 mil core gap.(see Figure 8 above).

Note: If without transformer gapping, in this design it has been found there is a high-side driver pulse skipping issue. In this design, it happens at >400 VDC input and <3.5 A load on main 12 V channel, when there is a snubber circuit at the main transformer secondary output. Pulse skipping is avoided by gapping outer limbs of the transformer with the help of 0.5 mil thick tape.

Pulse skipping is caused due to drop in VDDH pin voltage. When there is not enough magnetizing current, high side source voltage doesn't reach ground during core reset period and bootstrap diode cannot charge high side VDDH bootstrap capacitor. With insufficient voltage on the VDDH pin, high side driver could skip pulses.

Pulse skipping is not necessarily present in all the designs. Depending on the load levels and snubber values, the conditions to have pulse skipping issue will vary as well.

Pulse skipping can be avoided by doing one of following options:

1. By providing gap on center limb of the transformer in order to reduce the magnetizing inductance (as used in this design).
2. By adding a high side bias winding.
3. Remove the secondary snubber and use high voltage diodes on the secondary.

Option 1 may result in slight efficiency degradation, especially on lighter load. Option 2 should not affect efficiency but it adds transformer cost. In option 3, if a snubber is not used, the output diode needs to have a higher voltage rating. This results in lower efficiency at full load.



9 出力インダクタ (L1) の仕様

9.1 回路図

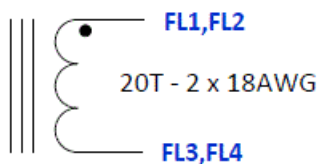


Figure 10 – Output Inductor Schematic Diagram.

9.2 電気仕様

Inductance	Pins FL1-FL2, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	41 μ H \pm 15%
-------------------	--	----------------------

9.3 材料

Item	概要
[1]	Sendust Toroidal Core, 125 μ :Magnetics, Inc. 77350-A7 or equivalent.
[2]	Magnet wire:#18 AWG Solderable Double Coated.



10 待機電源トランス (T2) の仕様

10.1 回路図

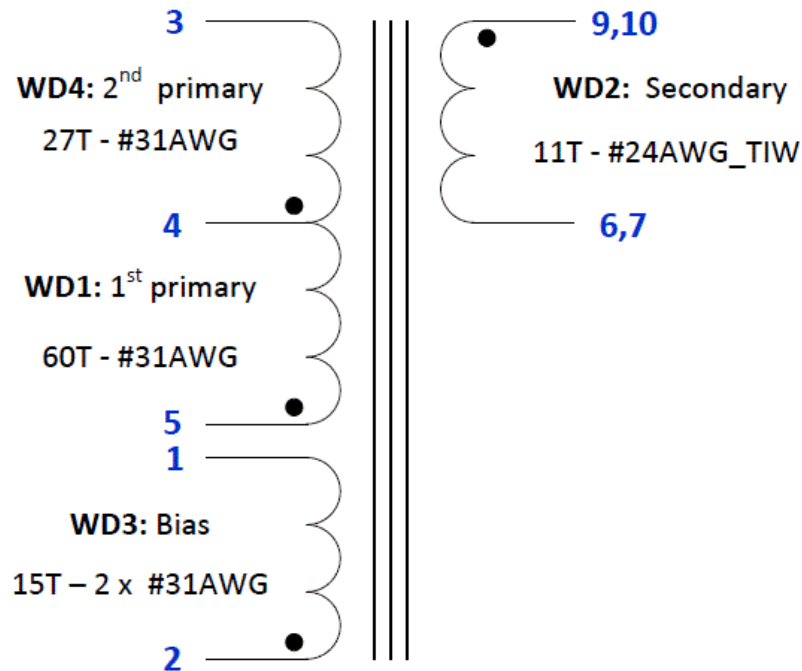


Figure 11 – Standby Transformer Electrical Diagram.

10.2 電気仕様

Electrical Strength	1 second, 60 Hz, from pins 1-5 to pins 5-10.	3000 VAC
Primary Inductance	Pins 3-5, all other windings open, measured at 100 kHz, 0.4 V _{RMS} .	491 μH ±10%
Resonant Frequency	Pins 3-5, all other windings open.	1 MHz (Min.)
Primary Leakage Inductance	Pins 3-5, with pins 6, 7, 9, 10 shorted, measured at 100 kHz, 0.4 V _{RMS} .	13 μH (Max)

10.3 材料

Item	概要
[1]	Core:EE16, TDK PC44 material or equivalent, gapped for ALG 96 nH/T ² .
[2]	Bobbin:EE16, Vertical, 10 pins (5/5).Yh Hwa YW-527-00B.
[3]	Tape:3M 1350 F1 or equivalent, 10.8 mm wide.
[4]	Magnet wire:#31 AWG, double coated.
[5]	Triple Insulated Wire:Furukawa Tex-E or equivalent, #24 AWG.
[6]	Varnish:Dolph BC-359, or equivalent.

10.4 構造図

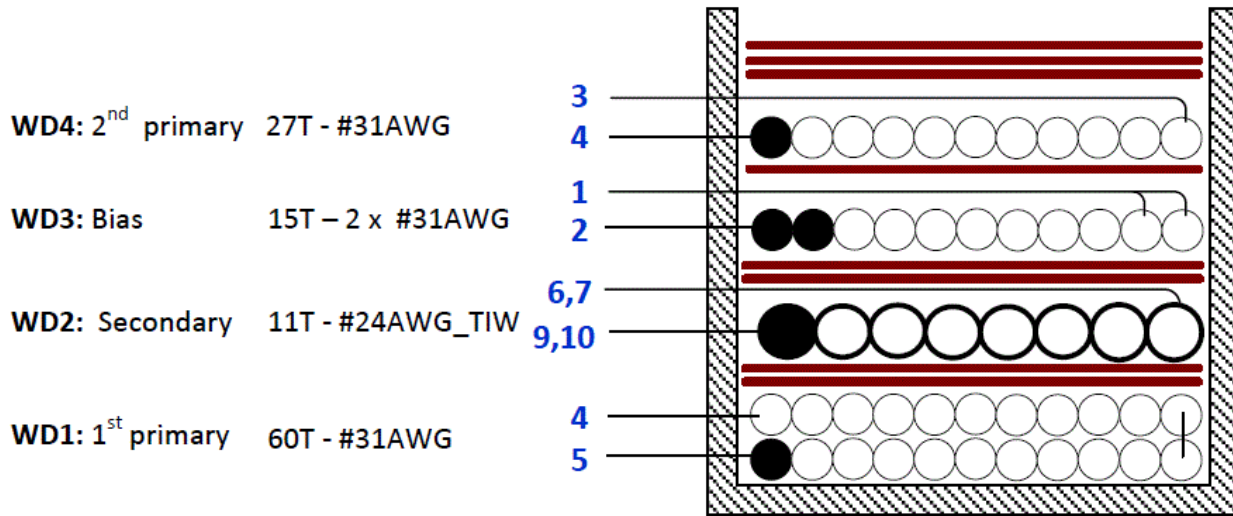


Figure 12 – Build Diagram for Standby Transformer.

10.5 製造方法

Assembly Step	Winding Instructions
Primary (WDG1)	Starting at pin 5, wind 60 T of wire (Item [4] in two layers.Finish at pin 4.
Insulation	Insulate using 2 layers of tape (item [3]).
Secondary (WDG2)	Starting at pins 9 and 10, wind 11 turns of triple insulated wire (item [5]), finishing at pins 6 and 7.
Insulation	Apply 2 layers of tape (item [3]) for insulation.
Primary Bias (WDG3)	Starting at pin 2, wind 15 bifilar turns of wire (item [4]) in a single layer, finishing at pin 1.
Insulation	Apply one turn of tape (item [3]) for insulation.
Primary (WDG4)	Starting at pin 4, wind 27 turns of triple insulated wire (item [8]), finishing at pin 3.
Insulation	Apply three layers of tape (item [3]) for finish wrap.
Final Assembly	Grind core gap to specified inductance coefficient.Assemble bobbin and core halves, secure cores.Dip varnish (item [6]).



11 ヒートシンク仕様

11.1 一次側ヒートシンクのシートメタル

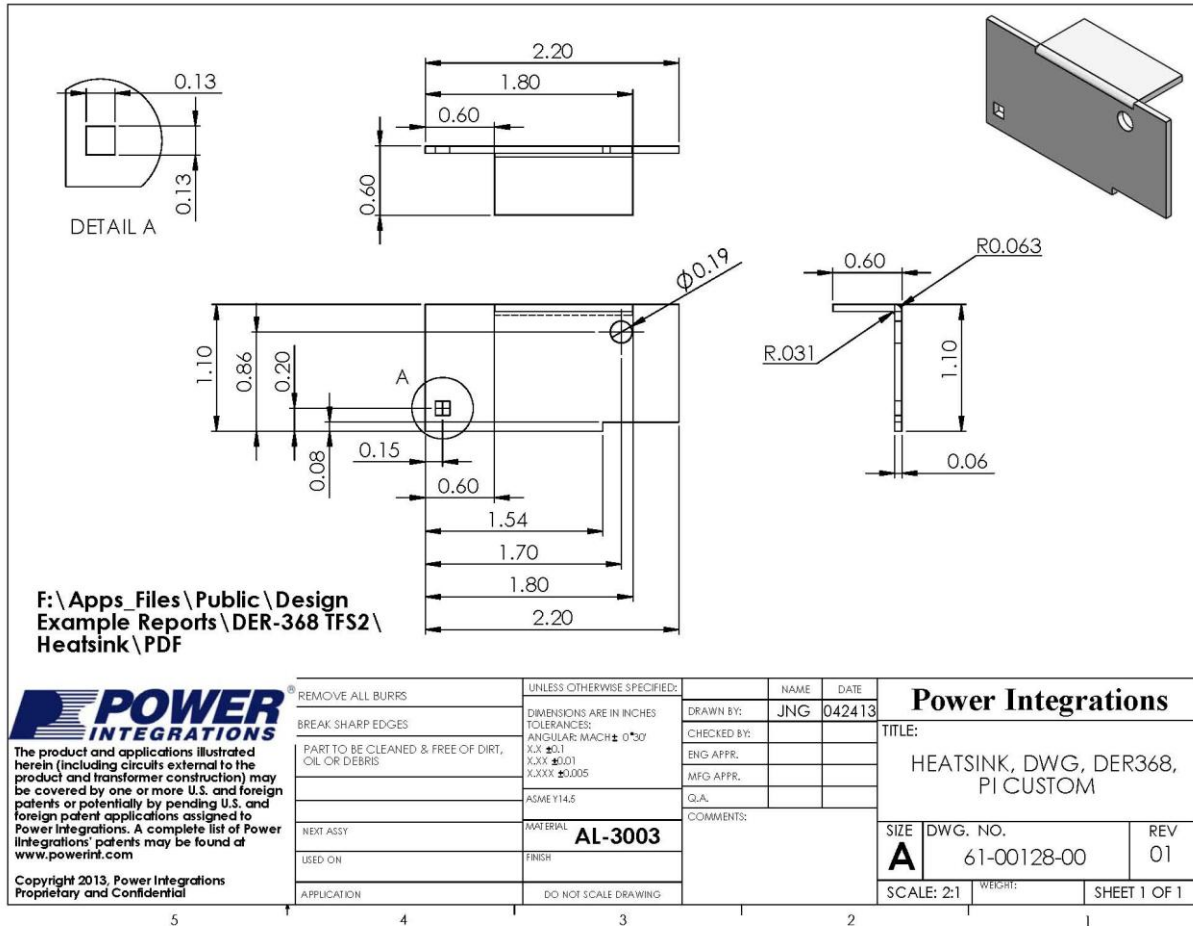


Figure 13 – Primary Heat Sink Sheet Metal Drawing.



11.2 完成した一次側ヒート シンク

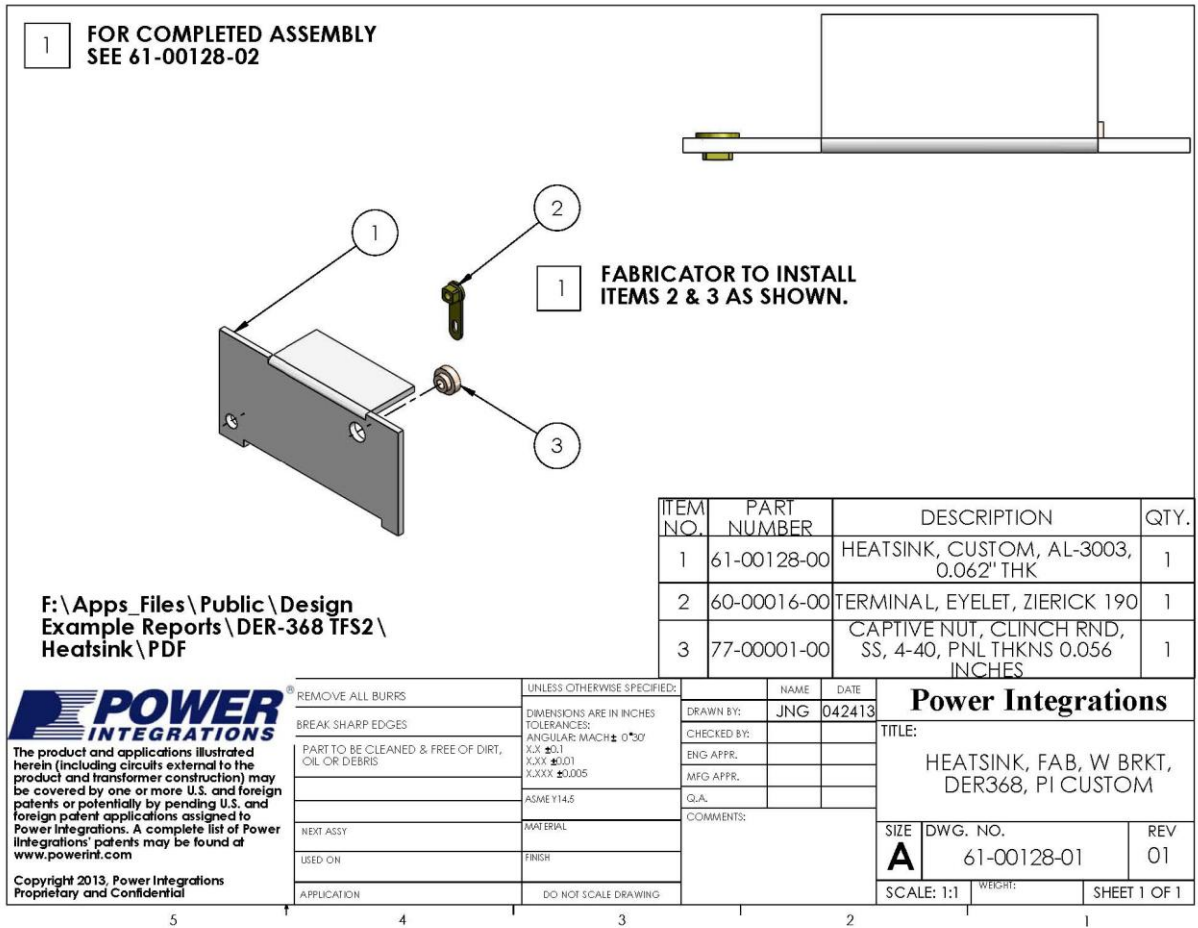


Figure 14 – Completed Primary Heat Sink.



11.3 一次側ヒートシンクアセンブリ

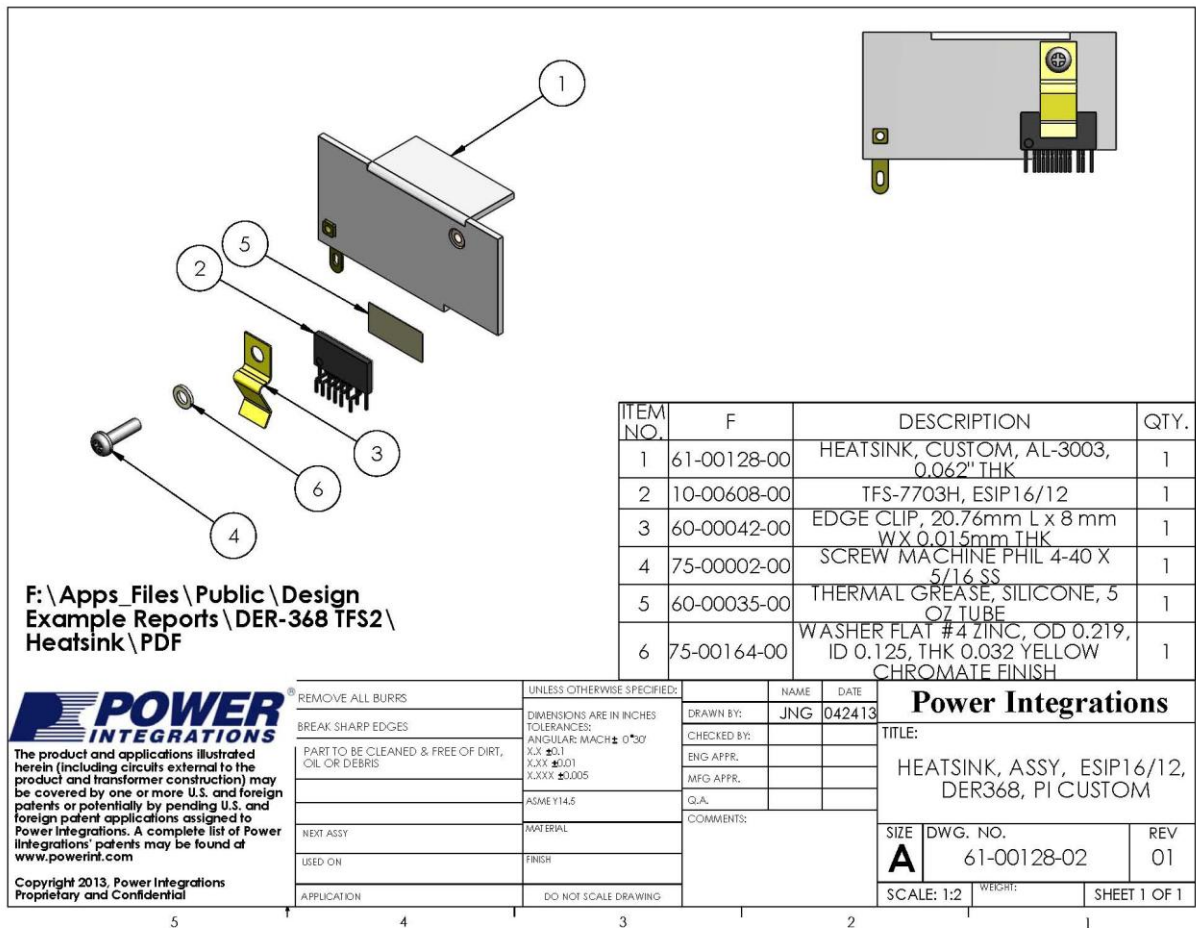


Figure 15 – Primary Heat Sink Assembly.

11.4 二次側ヒートシンクのシートメタル

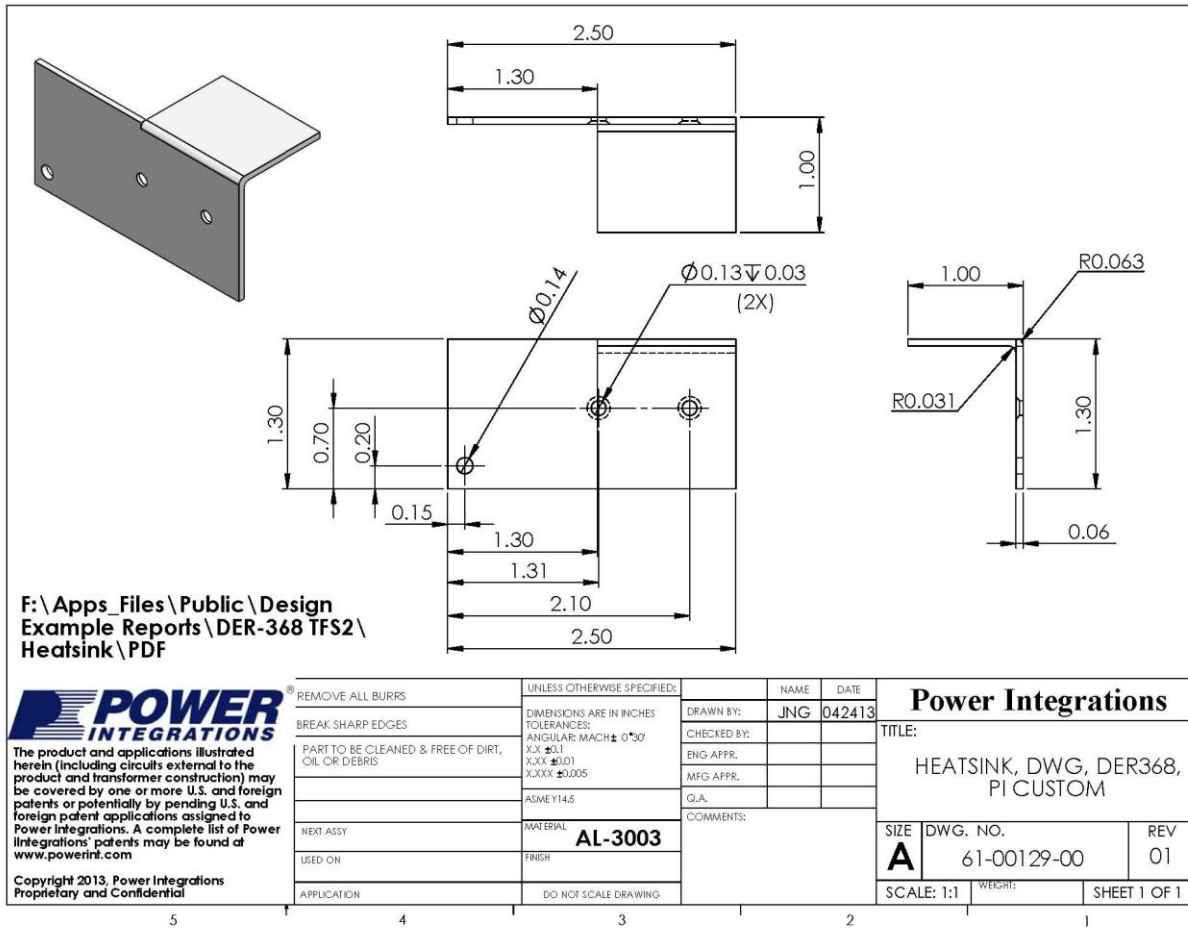


Figure 16 – Secondary Heat Sink Sheet Metal Drawing.



11.5 完成した二次側ヒート シンク

1 FOR COMPLETED ASSEMBLY
SEE 61-00129-02.

1 FABRICATOR TO INSTALL
ITEM 2 AS SHOWN.

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00129-00	HEATSINK, CUSTOM, AL-3003, 0.062" THK	1
2	60-00016-00	TERMINAL, EYELET, ZIERICK 190	1

F:\Apps_Files\Public\Design
Example Reports\DER-368 TFS2\
Heatsink\PDF

POWER INTEGRATIONS

The product and applications illustrated herein (including circuits external to the product and transformer construction) may be covered by one or more U.S. and foreign patents or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com

Copyright 2013, Power Integrations
Proprietary and Confidential

REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	Power Integrations
BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES TOLERANCES: ANGULAR: MACH ± 0°30'	DRAWN BY: JNG	042413	
PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	X.X ±0.1 X.XX ±0.01 X.XXX ±0.005	CHECKED BY:		TITLE: HEATSINK, FAB, WITH BRKT, DER368, PI CUSTOM
	ASM EY14.5	ENG APPR.		
	MATERIAL	MFG APPR.		
NEXT ASSY	FINISH	Q/A		COMMENTS:
USED ON	DO NOT SCALE DRAWING			
APPLICATION				

SIZE	DWG. NO.	REV
A	61-00129-01	01
SCALE: 1:2	WEIGHT:	SHEET 1 OF 1

5
4
3
2
1

Figure 17 – Completed Secondary Heat Sink.



11.6 二次側ヒートシンクアセンブリ

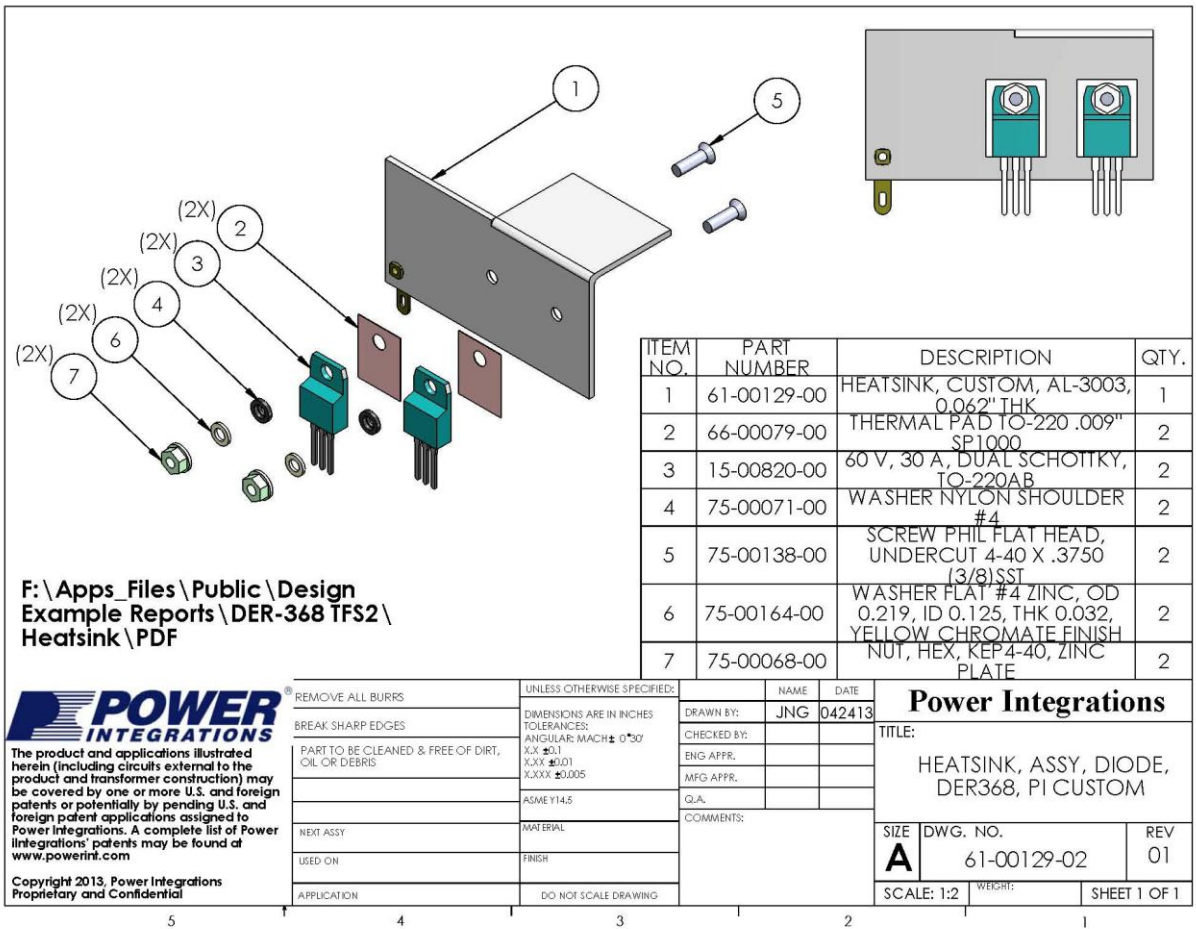


Figure 18 – Secondary Heat Sink Assembly.

12 性能測定

12.1 効率

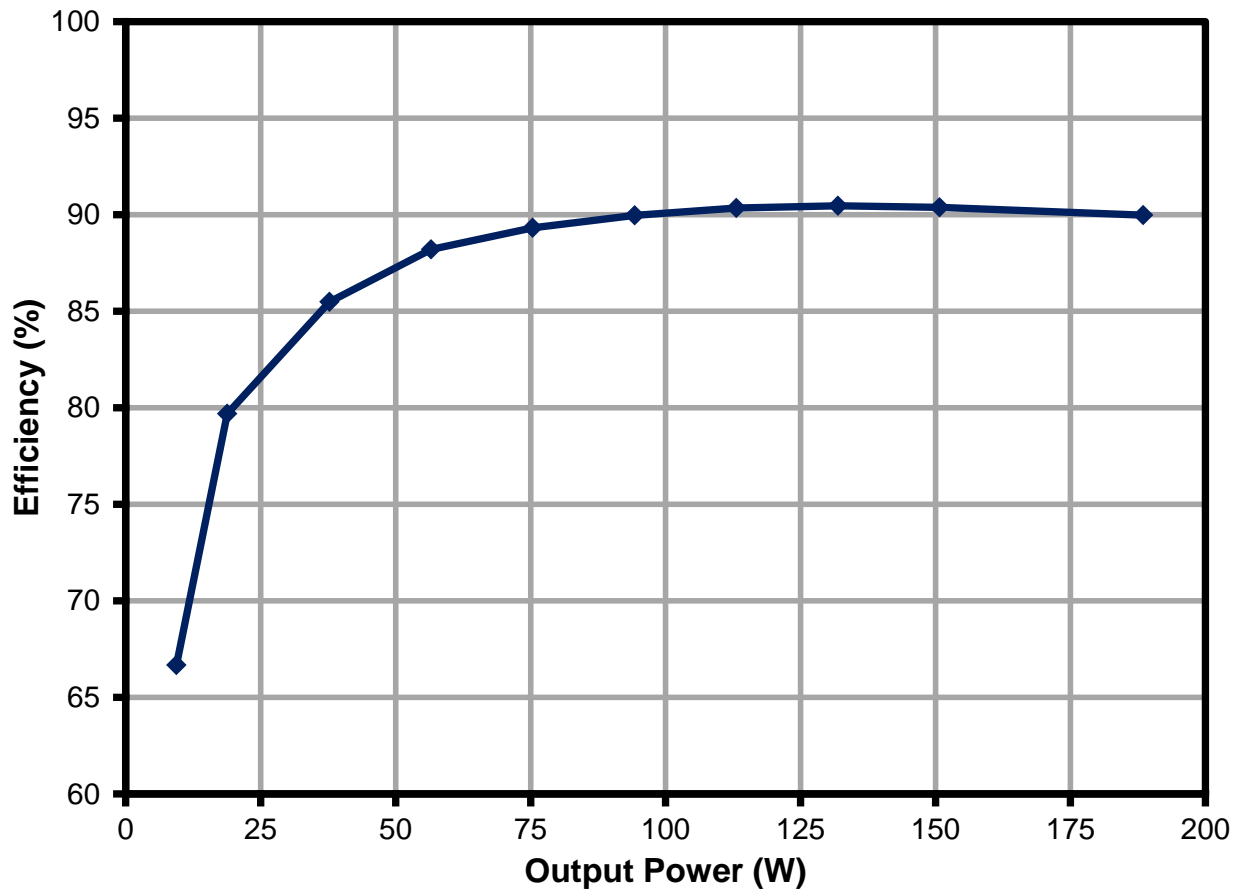


Figure 19 – Efficiency vs. Output load Percentage, Main + Standby Outputs.



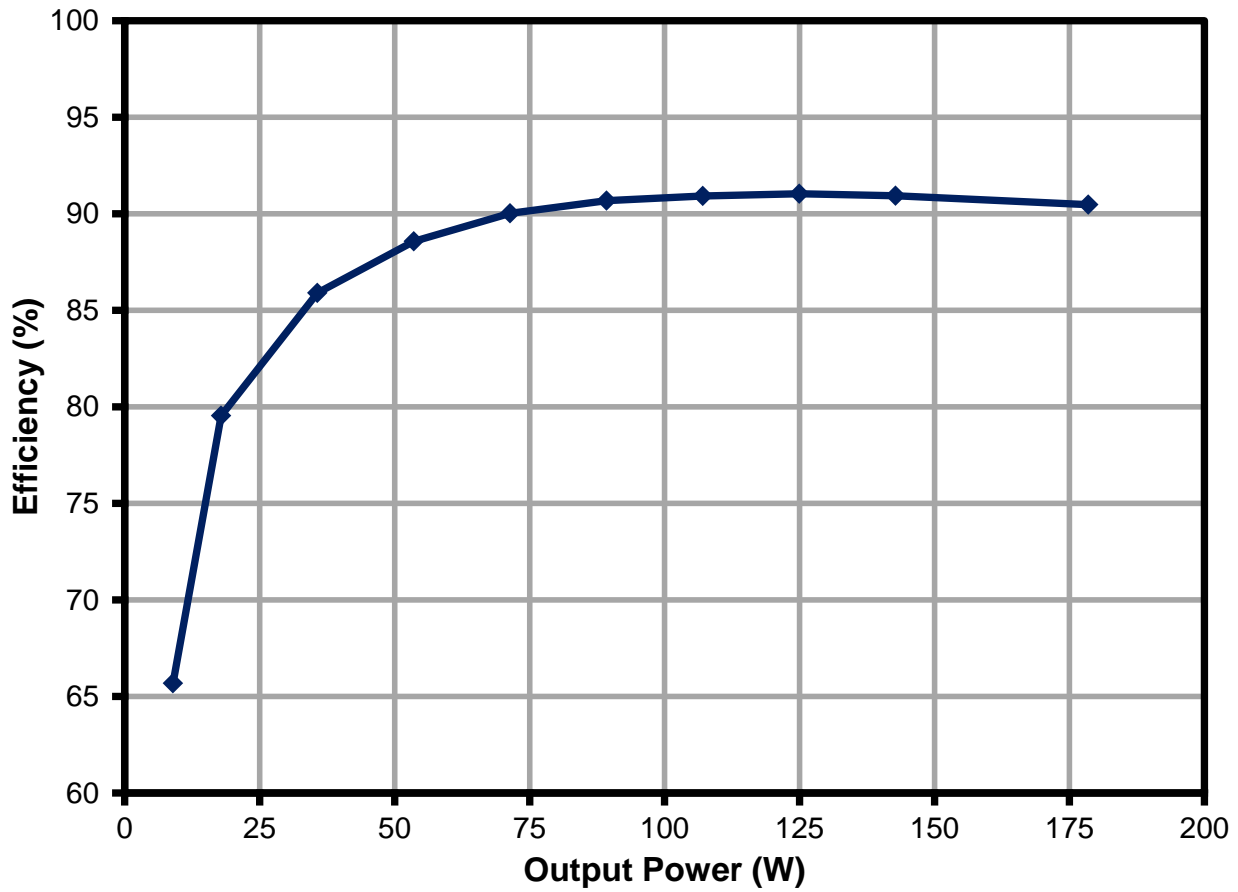


Figure 20 – Main 12 V Output Efficiency vs. Output Power, 380 VDC Input, Standby Output Unloaded.



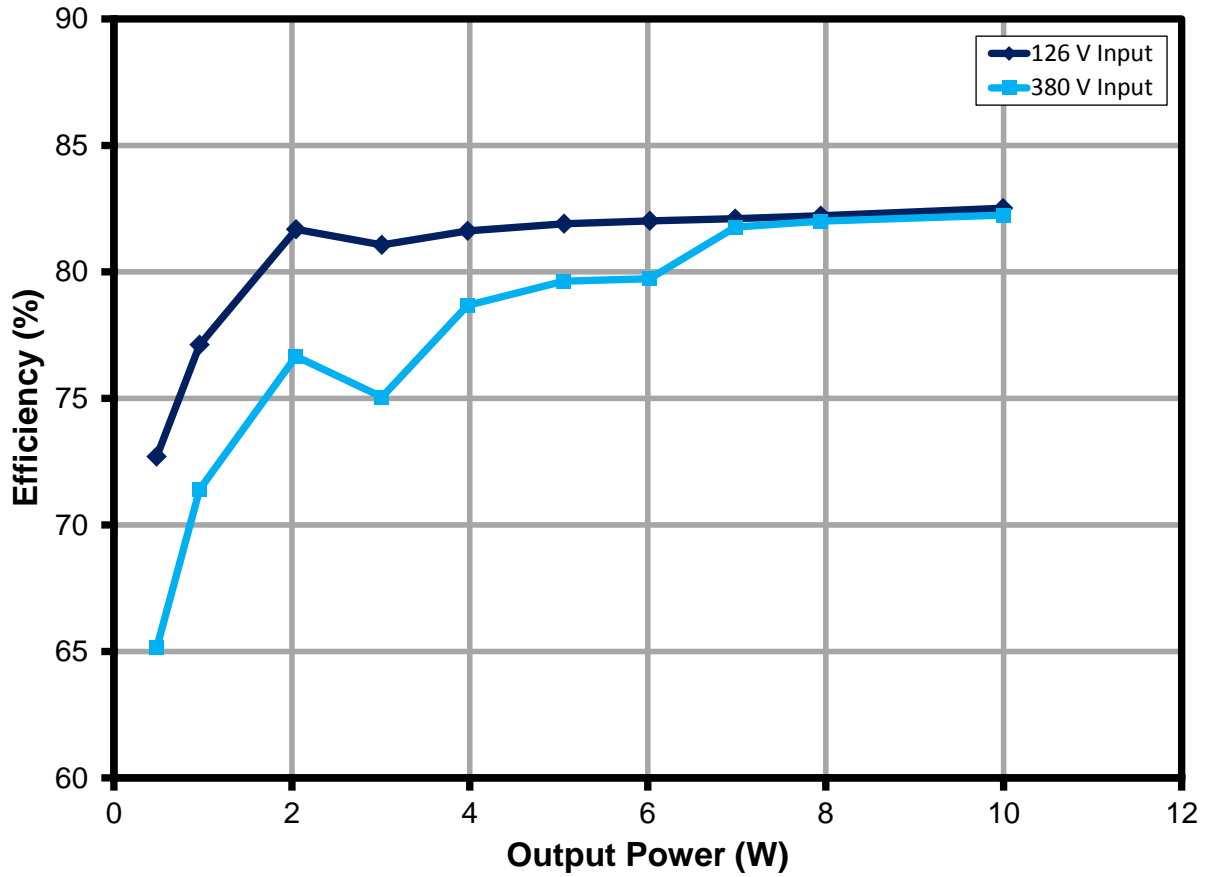


Figure 21 – Standby Efficiency vs. Load.



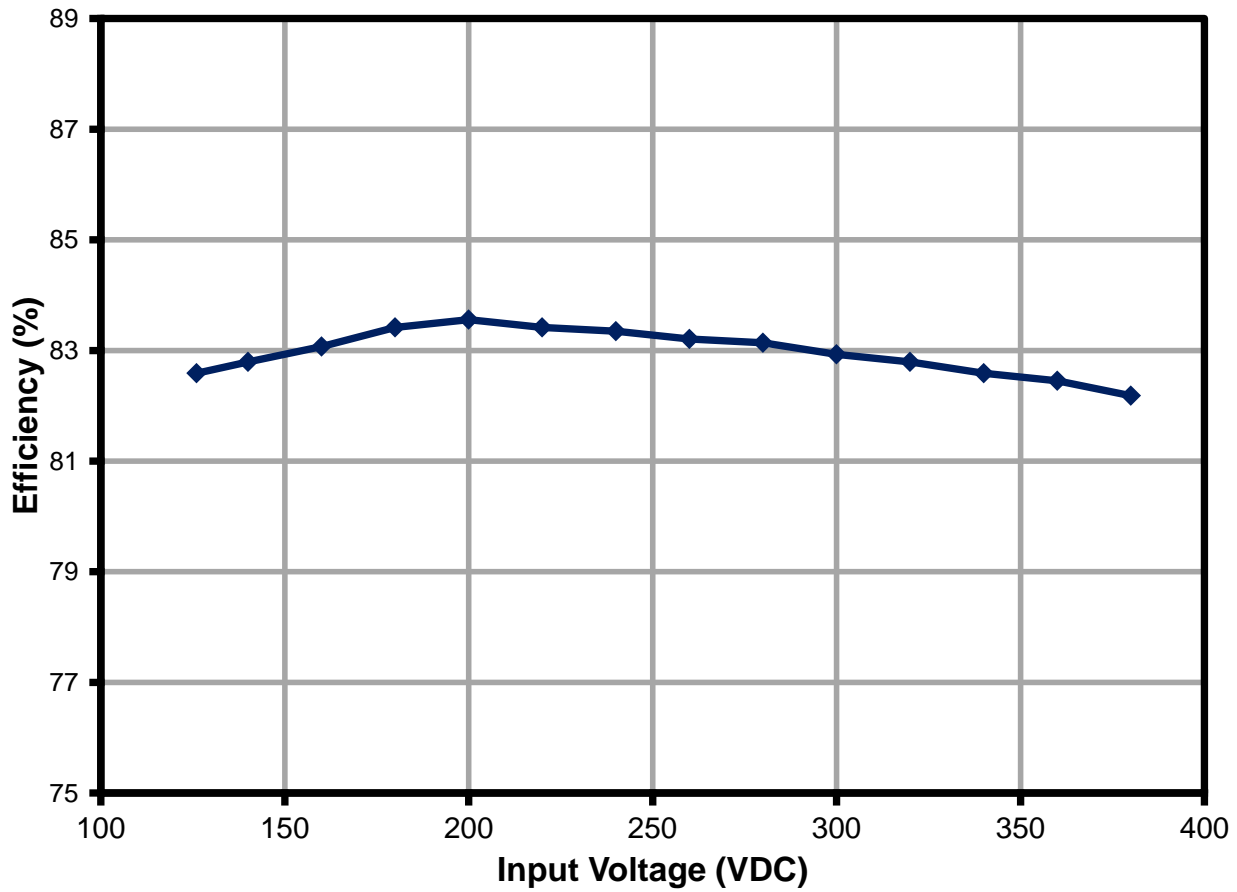


Figure 22 – Standby Efficiency vs. Input Voltage, 100% Load.



12.2 待機無負荷時入力電力

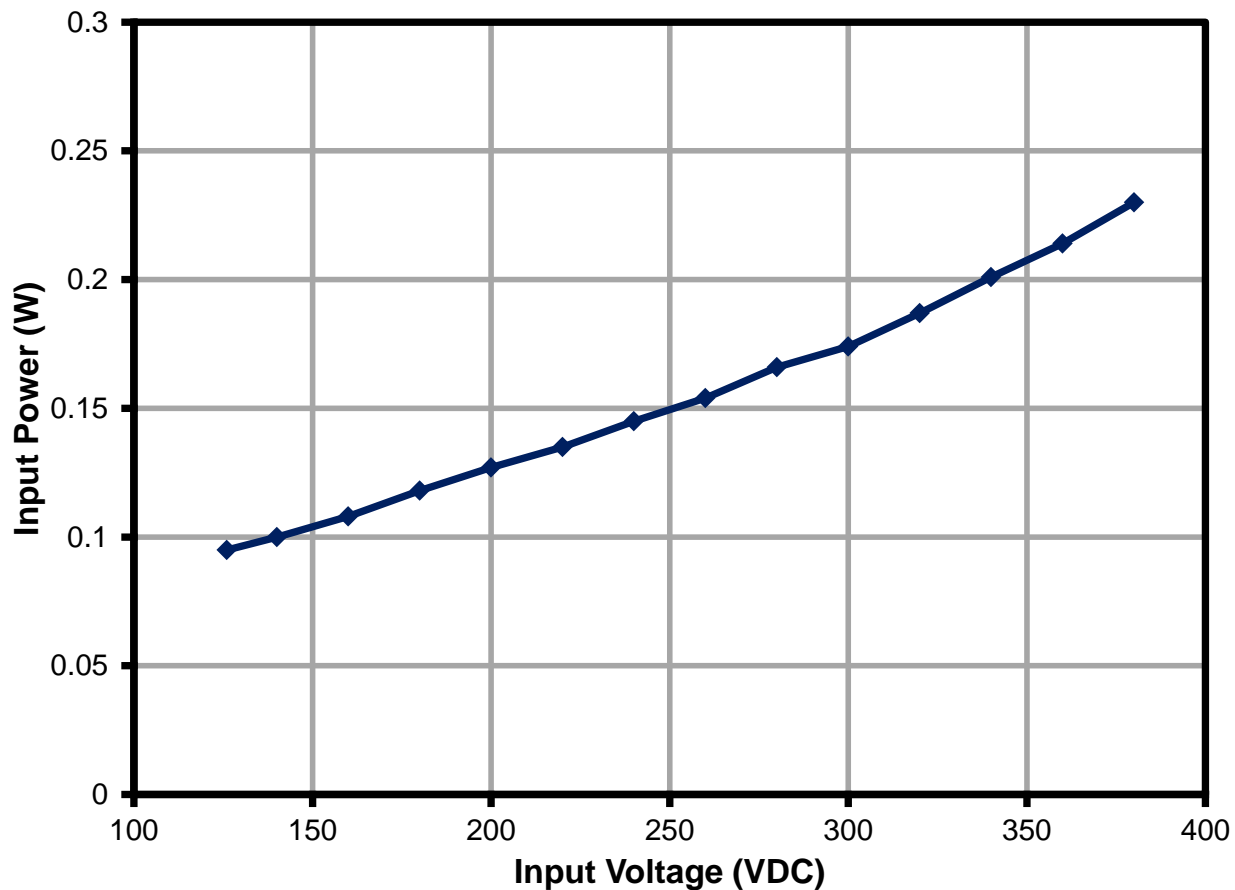


Figure 23 – Standby No-Load Input Power vs. Input Voltage.



12.3 レギュレーション

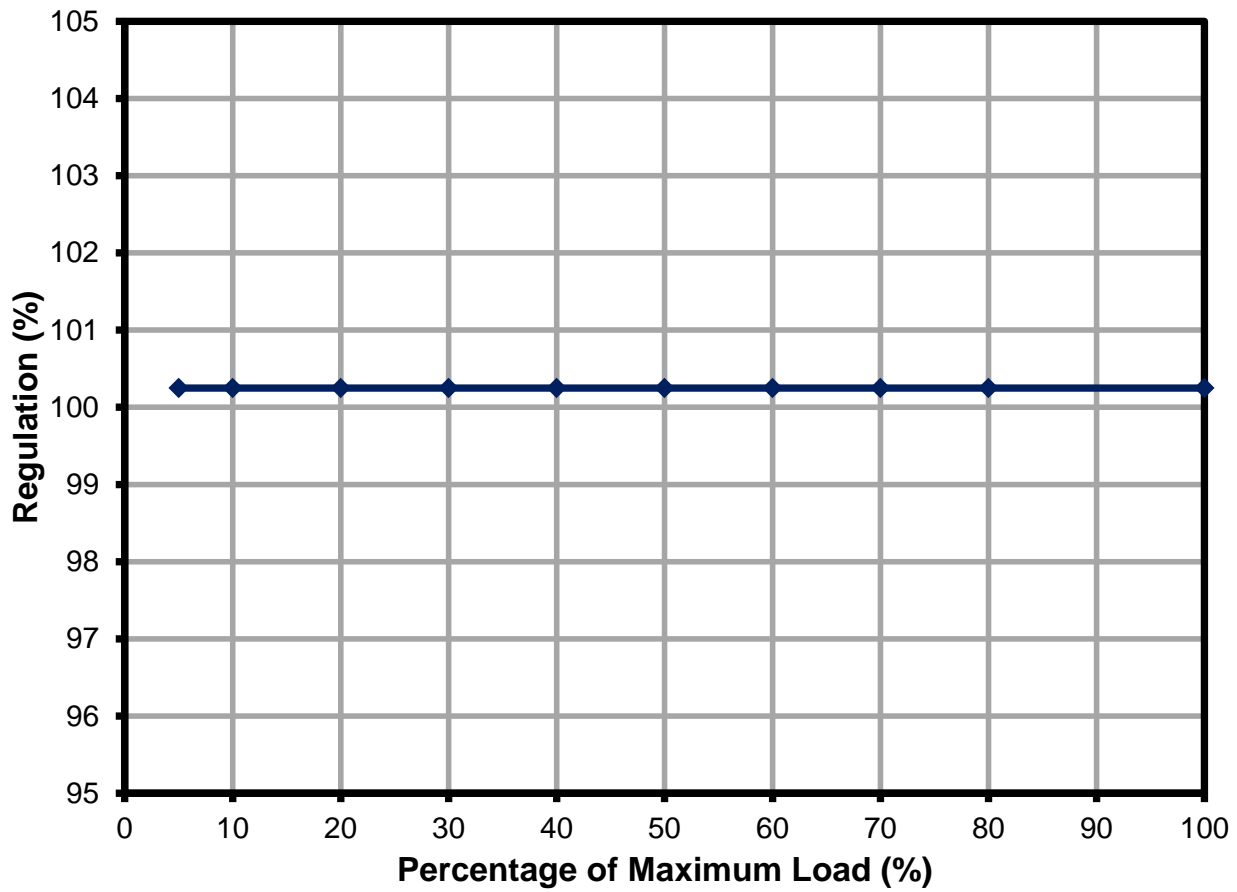


Figure 24 – Standby Supply Load Regulation, 380 VDC Input.



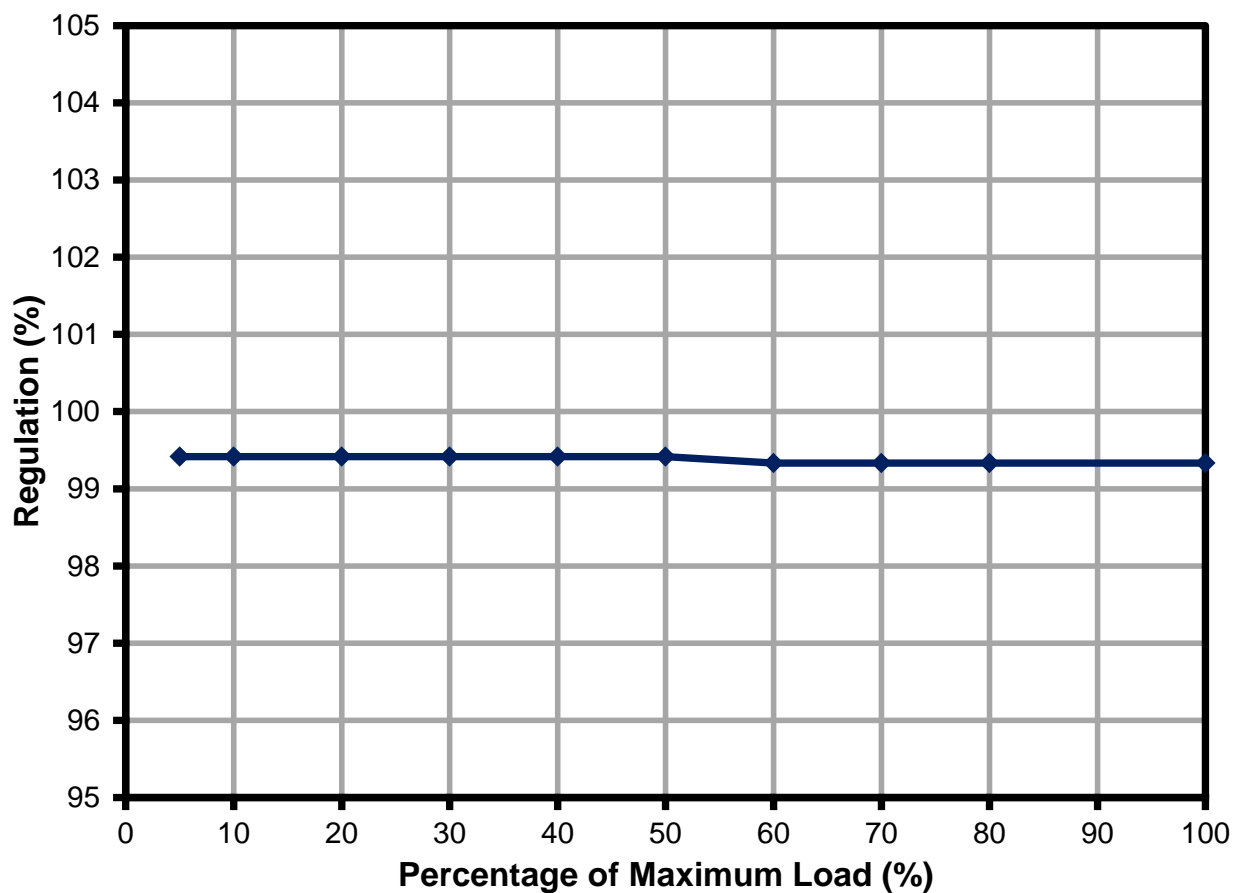


Figure 25 – Main Output Load Regulation, 380 VDC Input.

12.4 波形

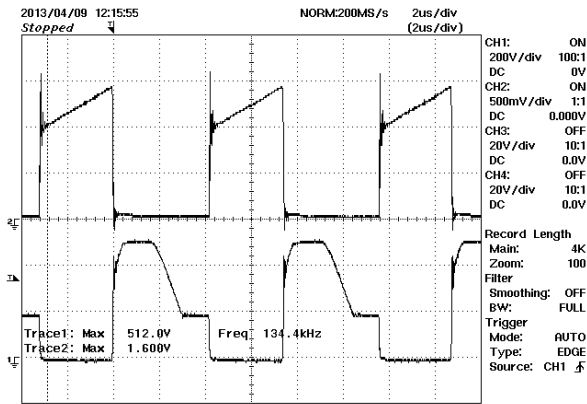


Figure 26 – Main Output Drain Voltage and Current, Full Load, 380 VDC Input.
Upper: I_{DRAIN} , 0.5 A / div.
Lower: V_{DRAIN} , 200 V, 2 μ s / div.

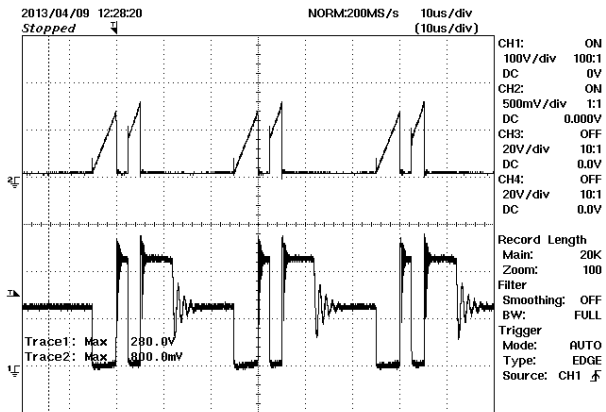


Figure 27 – Standby Output Drain Voltage and Current, Full Load, 126 VDC (90 VAC equiv.) Input.
Upper: I_{DRAIN} , 0.5 A / div.
Lower: V_{DRAIN} , 100 V, 10 μ s / div.

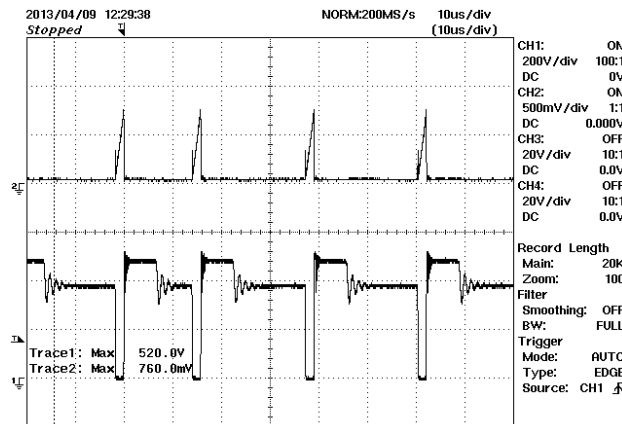


Figure 28 – Standby Output Drain Voltage and Current, Full load, 380 VDC Input.
Upper: I_{DRAIN} , 0.5 A / div.
Lower: V_{DRAIN} , 200 V, 10 μ s / div.



12.5 メイン出力ダイオードピーク逆電圧

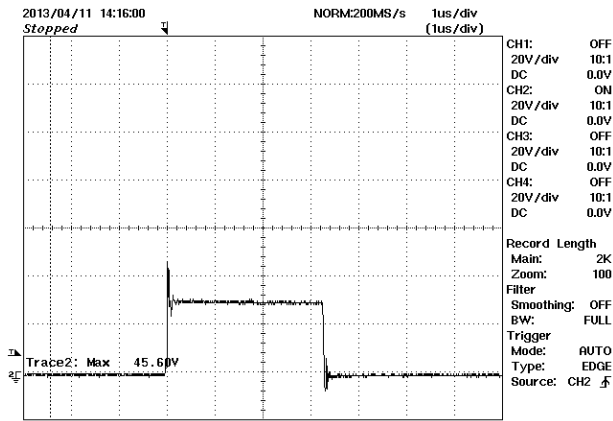


Figure 29 – Main Output Catch Diode (D6) Reverse Voltage, 380 VDC Input, Full Load, 20 V, 1 μ s / div.

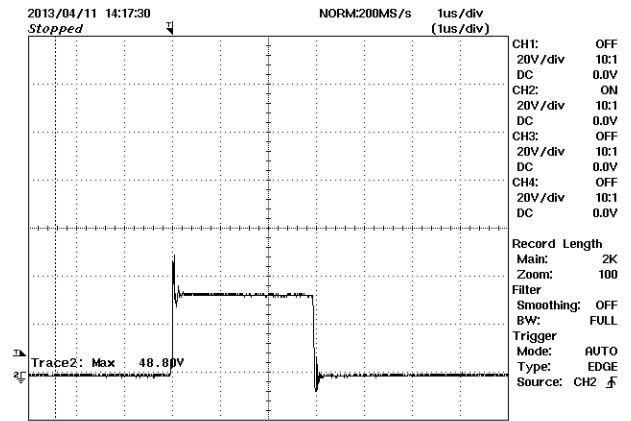


Figure 30 – Main Output Catch Diode (D6) Reverse Voltage, 420 VDC Input, Full Load, 20 V, 1 μ s / div.

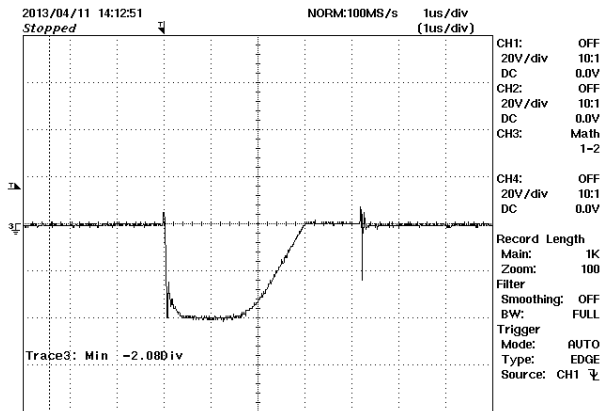


Figure 31 – Main Output Forward Diode (D7) Reverse Voltage, 380 VDC Input, Full Load, 20 V, 1 μ s / div. PRV = 2.08 div. X 20 V / div. = 41.6 V

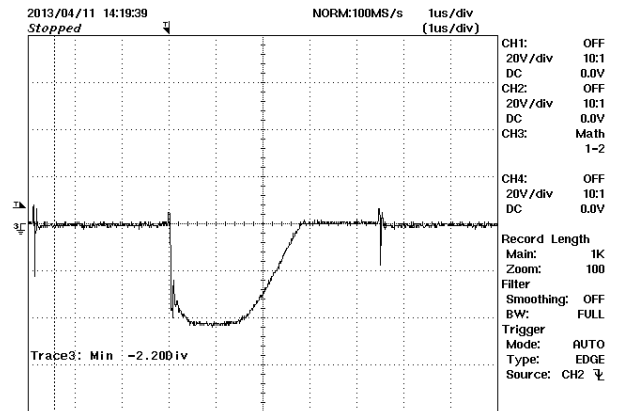


Figure 32 – Main Output Forward Diode (D7) Reverse Voltage, 420 VDC Input, Full Load, 20 V, 1 μ s / div. PRV = 2.2 div. X 20 V / div. = 44 V



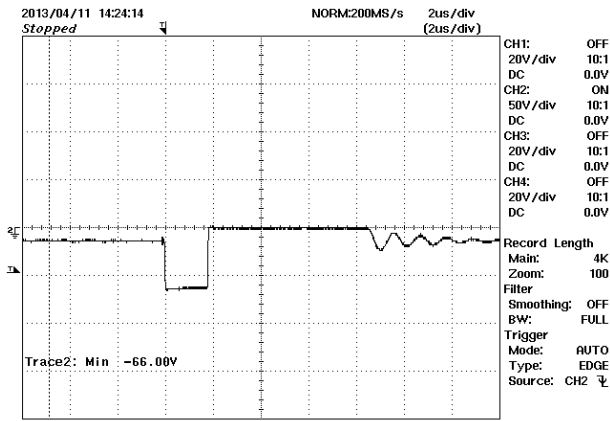


Figure 33 – Standby Output Rectifier Diode (D16) Reverse Voltage, 380 VDC Input, Full Load, 50 V, 2 μ s / div.

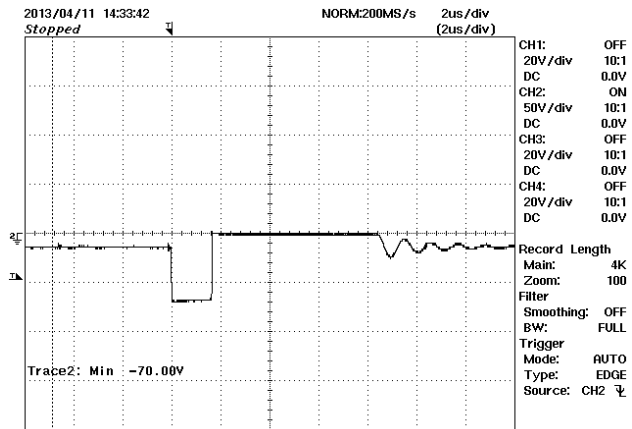


Figure 34 – Standby Output Rectifier Diode (D16) Reverse Voltage, 420 VDC Input, Full Load, 50 V, 2 μ s / div.



12.6 起動及び保持

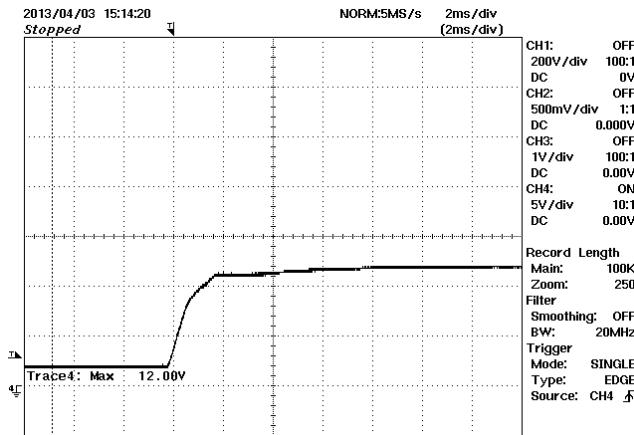


Figure 35 – 12 V Main Output Start-up, Full Load, 380 VDC Input, Resistive Load, 5 V, 2 ms / div.

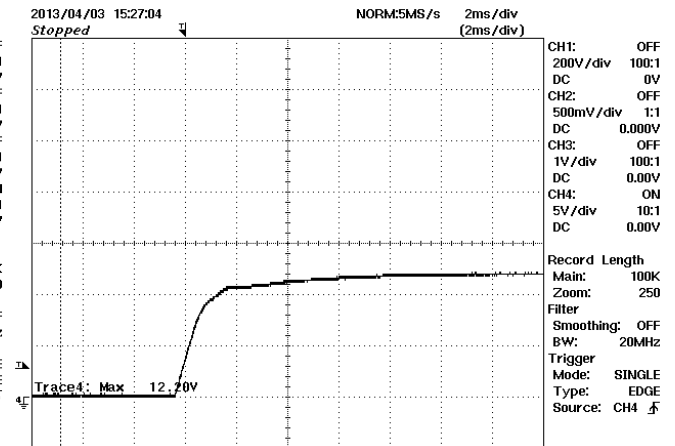


Figure 36 – 12 V Main Output Start-up, 3% Load, 380 VDC Input, Resistive Load, 5 V, 2 ms / div.

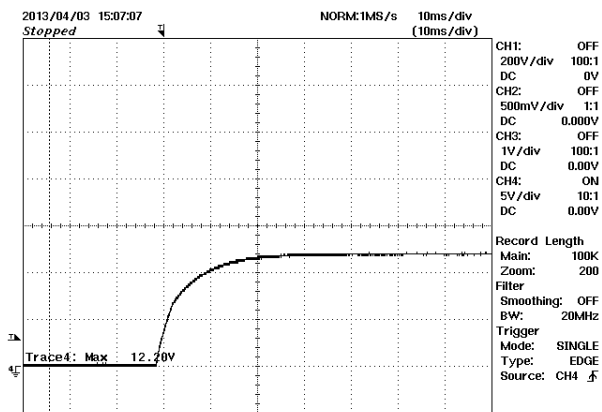


Figure 37 – 12 V Aux Output Start-up, 126 VDC Input, Zero Load, 5 V, 10 ms / div.

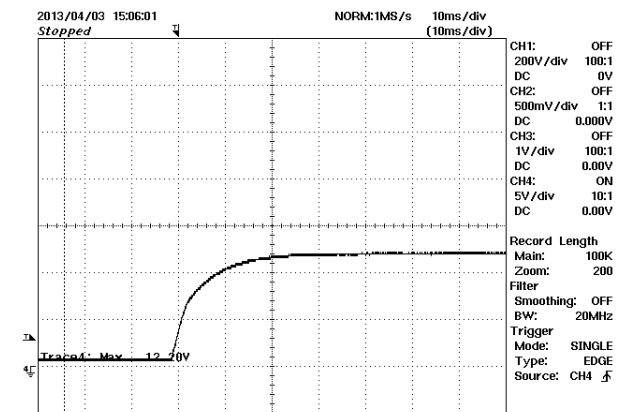


Figure 38 – 12 V Aux Output Start-up, 126 VDC Input, Full Load, 5 V, 10 ms / div.



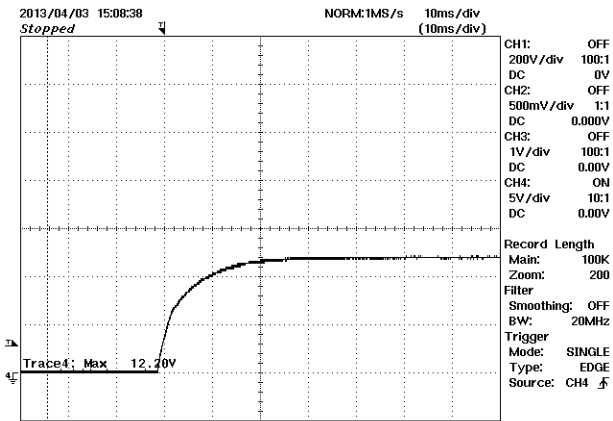


Figure 39 – 12 V Aux Output Start-up, 380 VDC Input, Zero Load, 5 V, 10 ms / div.

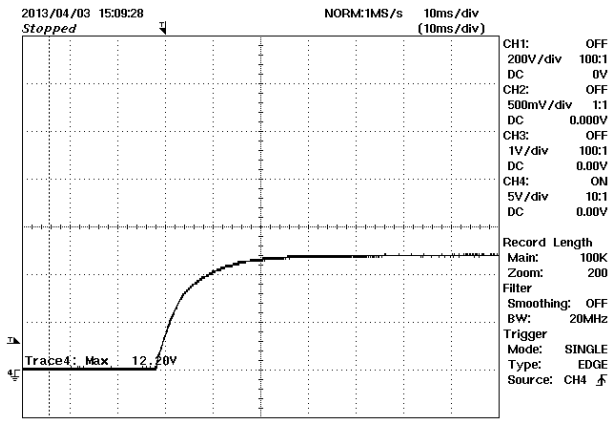


Figure 40 – 12 V Aux Output Start-up, 380 VDC Input, Full Load, 5 V, 10 ms / div.

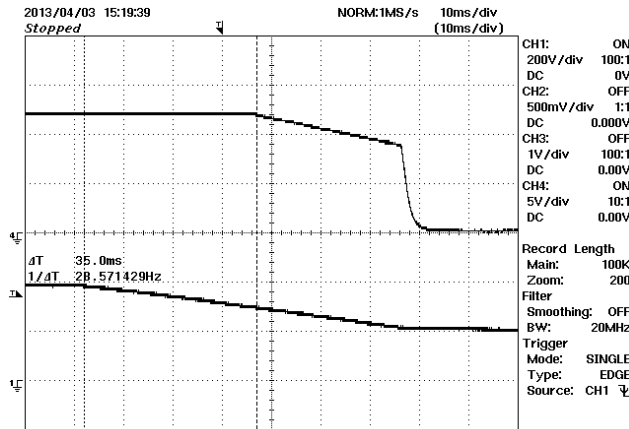


Figure 41 – Main Output Hold-up Time, Full Load. Upper: V_{OUT} , 5 V / div. Lower: B+ Voltage, 200 V, 10 ms / div.



12.7 リップル

12.7.1 リップルの測定方法

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to noise pickup. Details of the probe modification are provided in the figures below.

The 4987BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1 μF / 50 V ceramic type and one (1) 1.0 μF / 50 V aluminum electrolytic. The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).

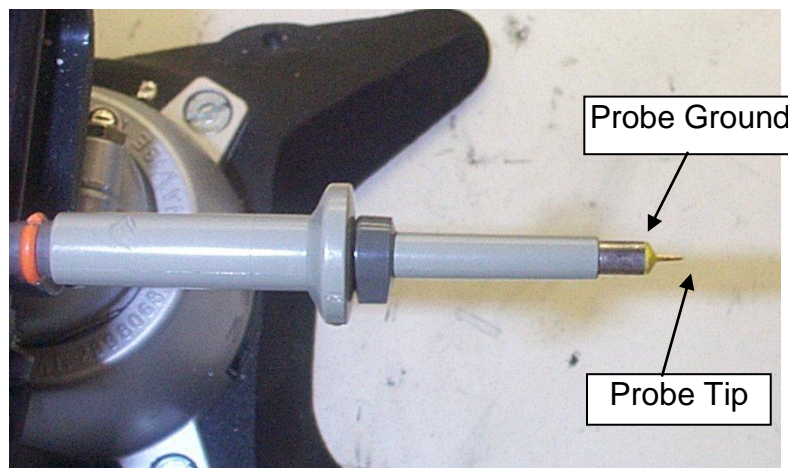


Figure 42 – Oscilloscope Probe Prepared for Ripple Measurement. (End Cap and Ground Lead Removed)

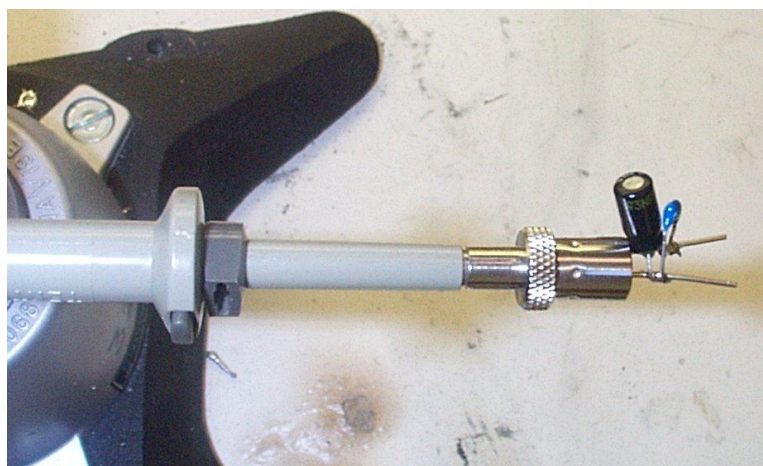


Figure 43 – Oscilloscope Probe with Probe Master (www.probemaster.com) 4987A BNC Adapter. (Modified with Wires for Ripple Measurement, and Two Parallel Decoupling Capacitors added)

12.7.2 リップルの測定結果

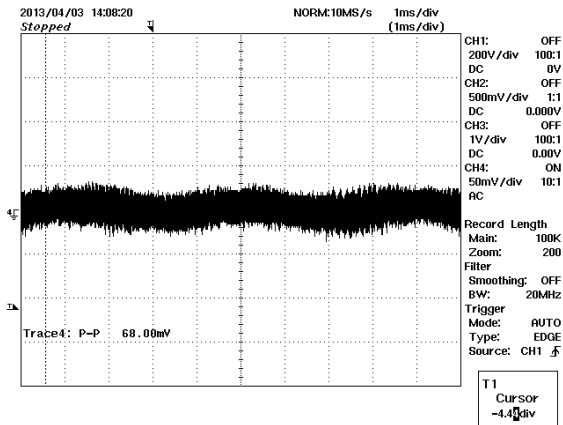


Figure 44 – Ripple, 12 V Main Output, Full Load, 380 VDC Input.50 mV, 1 ms / div.

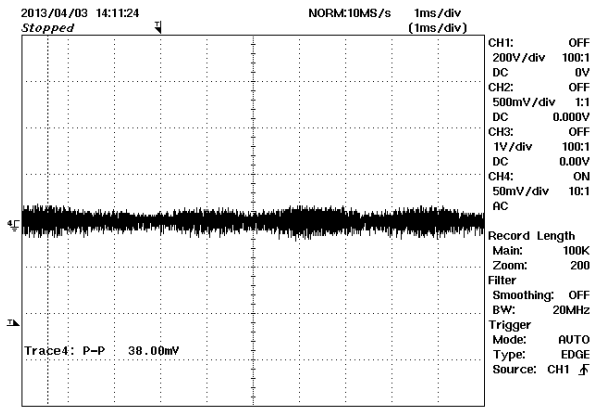


Figure 45 – Ripple, 12 V Standby Output, Full Load, 126 VDC Input 50 mV, 1 ms / div.

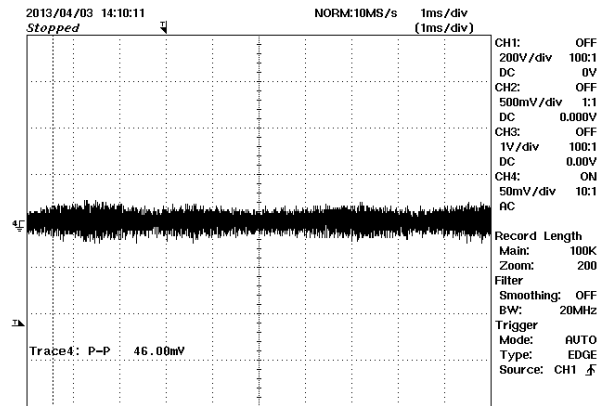


Figure 46 – Ripple, 12 V Standby Output, Full Load, 380 VDC Input 50 mV, 1 ms / div.



12.8 过渡应答

In Figures 47-48, and 51-52, data was collected with the oscilloscope set to averaging mode, so that events non-synchronous with the load step (such as high frequency output ripple, are average out, leaving a clear view of the response to the step load change.

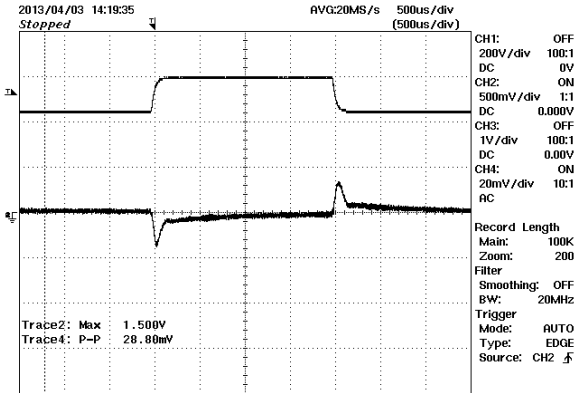


Figure 47 – 12 V Main Output Load Transient Response, 75% - 100% - 75% Load Step, 380 VDC Input. Upper: I_{OUT} , 5 A / div. Lower: V_{OUT} , 20 mV, 500 μ s / div.

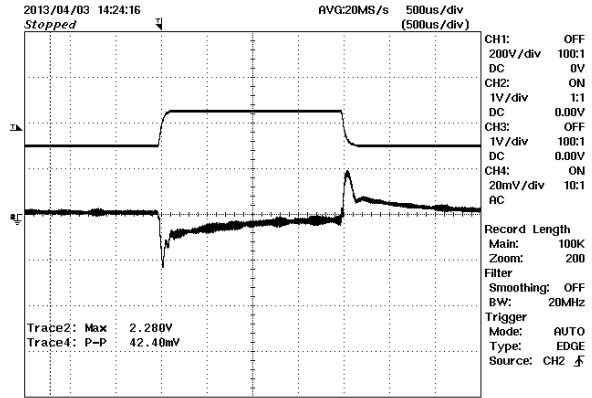


Figure 48 – 12 V Main Output Load Transient Response, 100% – 180% – 100% Load Step, 380 VDC Input. Upper: I_{OUT} , 10 A / div. Lower: V_{OUT} , 20 mV, 500 μ s / div.

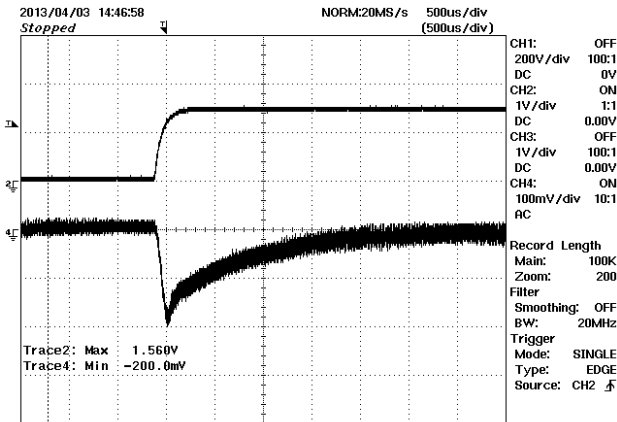


Figure 49 – 12 V Main Output Load Transient Response, 3% - 100% - Load Step, 380 VDC Input. Upper: I_{OUT} , 5 A / div. Lower: V_{OUT} , 100 mV, 500 μ s / div.

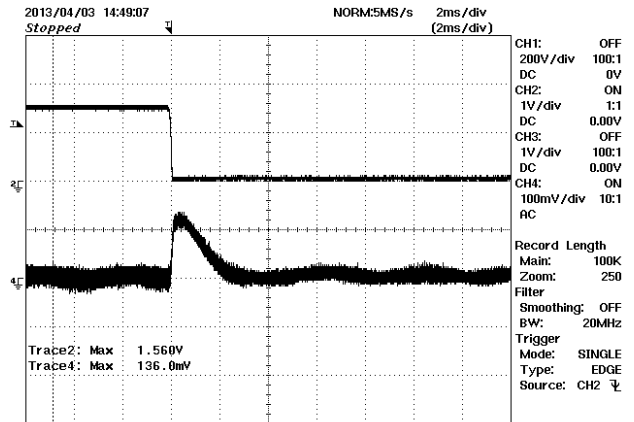


Figure 50 – 12 V Main Output Load Transient Response, 100% - 3% Load Step, 380 VDC Input. Upper: I_{OUT} , 5 A / div. Lower: V_{OUT} , 100 mV, 2 ms / div.



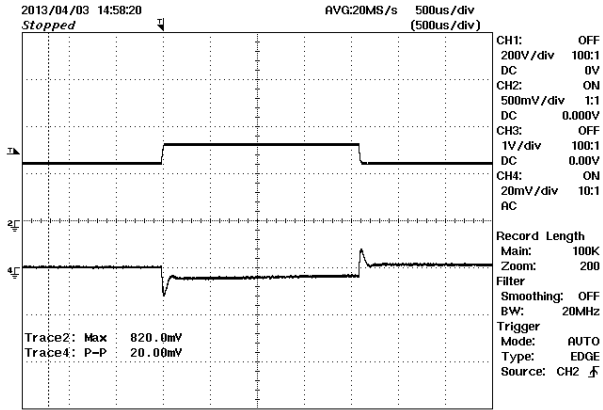


Figure 51 – 12 V Standby Output Load Transient Response, 75% - 100% - 75% Load Step, 126 VDC Input.
Upper: I_{OUT} , 0.5 A / div.
Lower: V_{OUT} , 20 mV, 500 μ s / div.

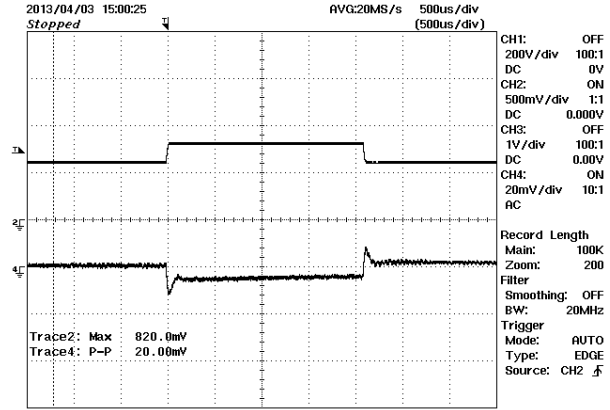


Figure 52 – 12 V Standby Output Load Transient Response, 75% - 100% - 75% Load Step, 380 VDC Input.
Upper: I_{OUT} , 0.5 A / div.
Lower: V_{OUT} , 20 mV, 500 μ s / div.



13 温度試験

The test setup for evaluating component temperature with forced air cooling is shown below. A cardboard shroud was constructed to approximate the size of a typical power supply, and fitted with a 12 V, 50 mm, 0.27 A fan (Yate Loon D50SH-12C), driven by an external DC supply. The fan was oriented to exhaust from the box. Fan voltage was set to 8 VDC for the measurements shown below. The back side of the box was left open to facilitate measurements with a thermal camera. The main output diodes (D6 and D7) and the output diode snubber resistor (R37) were not accessible to the thermal camera, so these were fitted with #30 AWG type T thermocouples soldered to the device mounting tabs for thermal measurements, or in the case of the resistor, attached to the resistor body using thermal epoxy. Results are shown in Section 13.2.

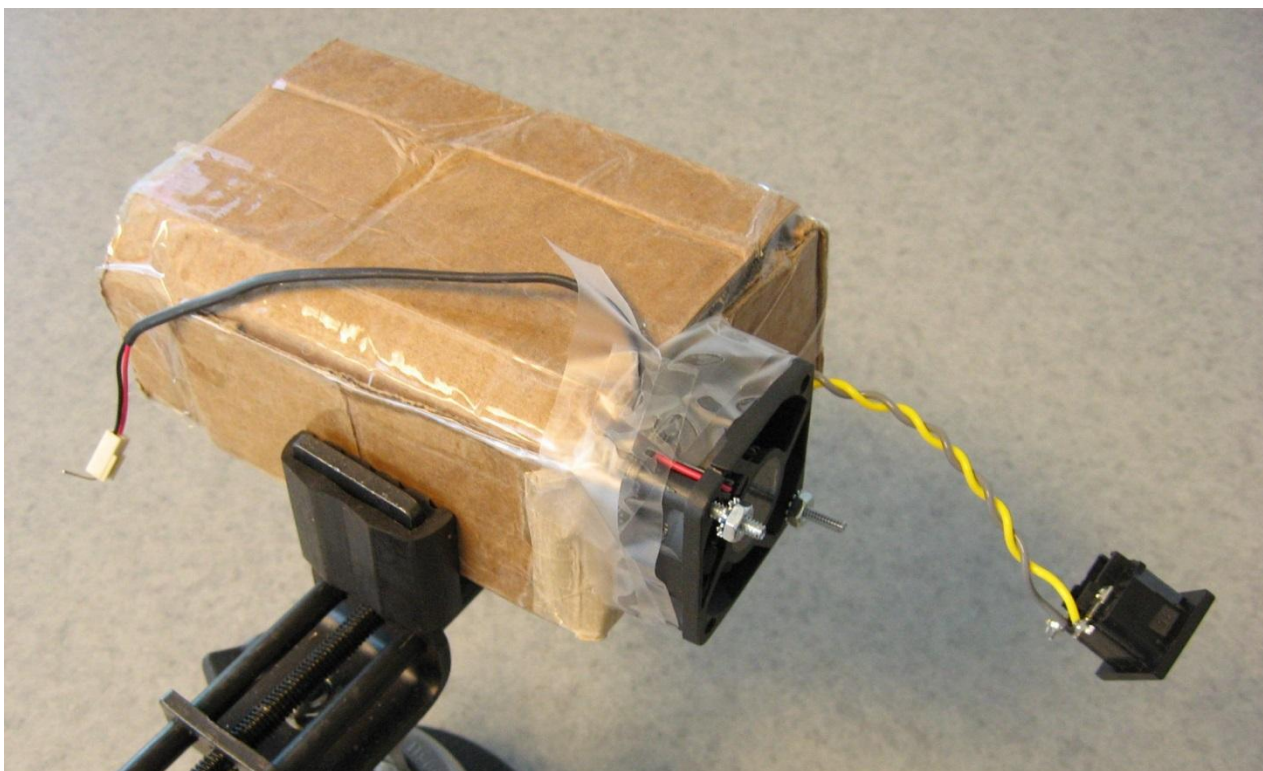


Figure 53 – Test Set-up Showing Fan.

13.1 温度分布图



Figure 54 – Standby Transformer T2, Visible Light View.

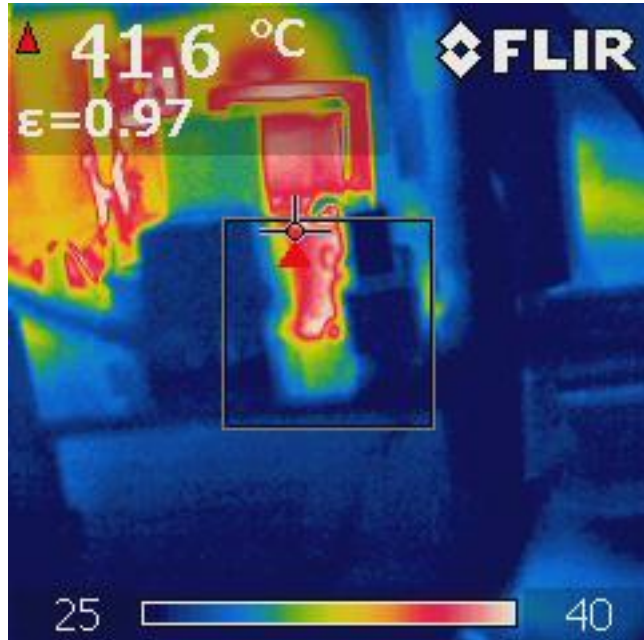


Figure 55 – Standby Transformer T2 Thermal Image, Full Load, Room Temperature.

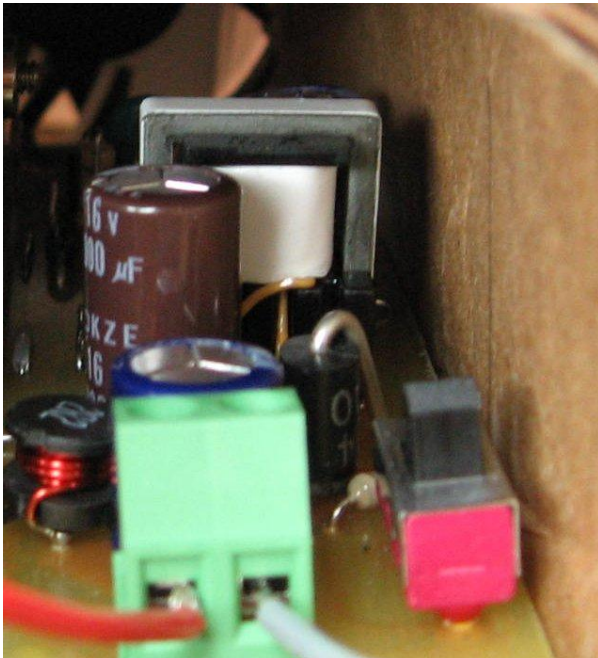


Figure 56 – Standby Output Rectifier D16, Visible Light View.

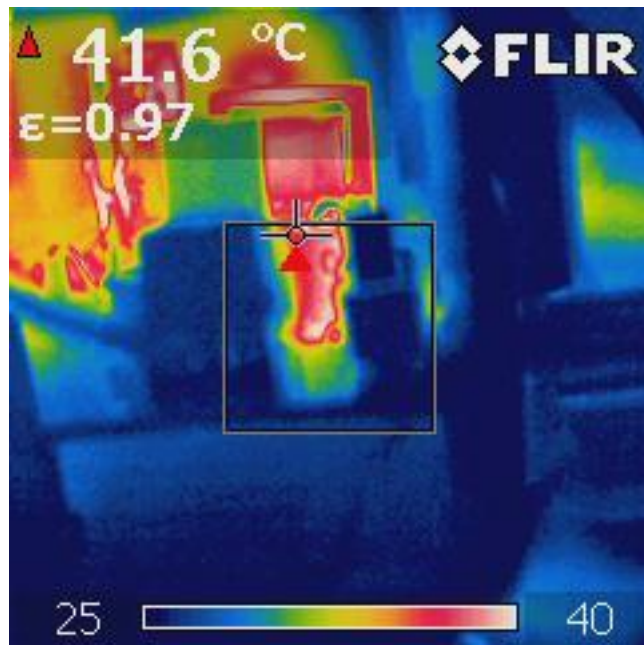


Figure 57 – Standby Output Rectifier D16 Thermal Image, Full Load, Room Temperature.

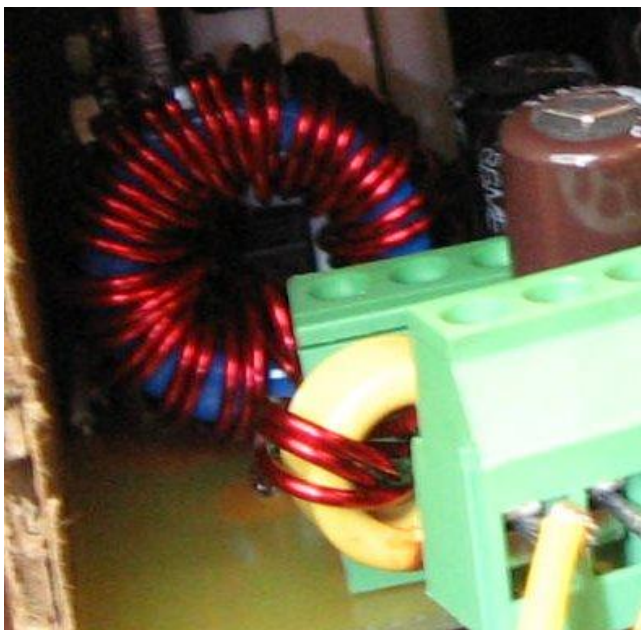


Figure 58 – Main Output Choke L1, Visible Light View.

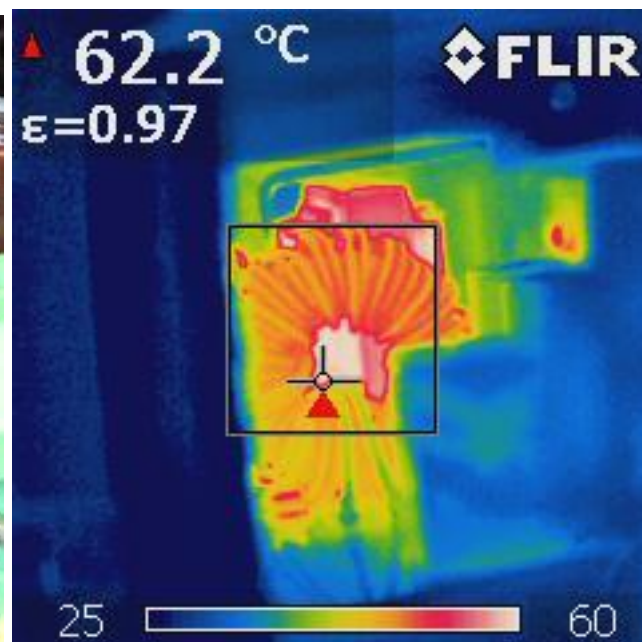


Figure 59 – Main Output Choke L1 Thermal Image, Full Load, Room Temperature.

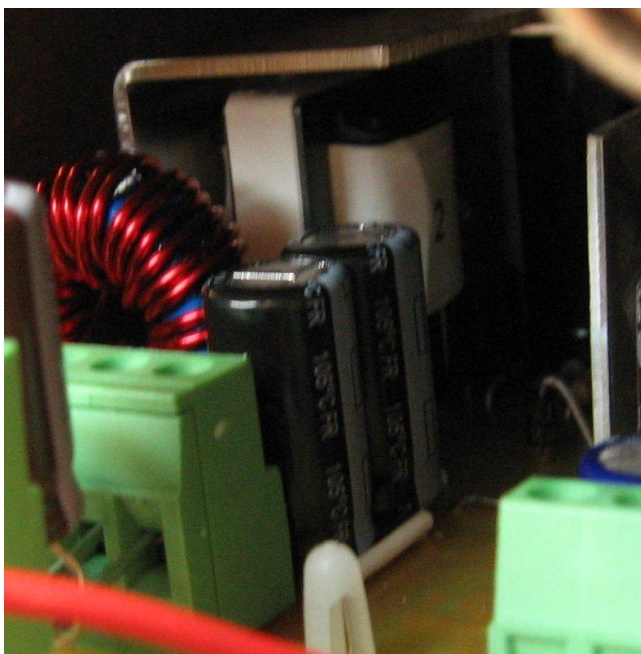


Figure 60 – Main Output Transformer T1, Visible Light View.

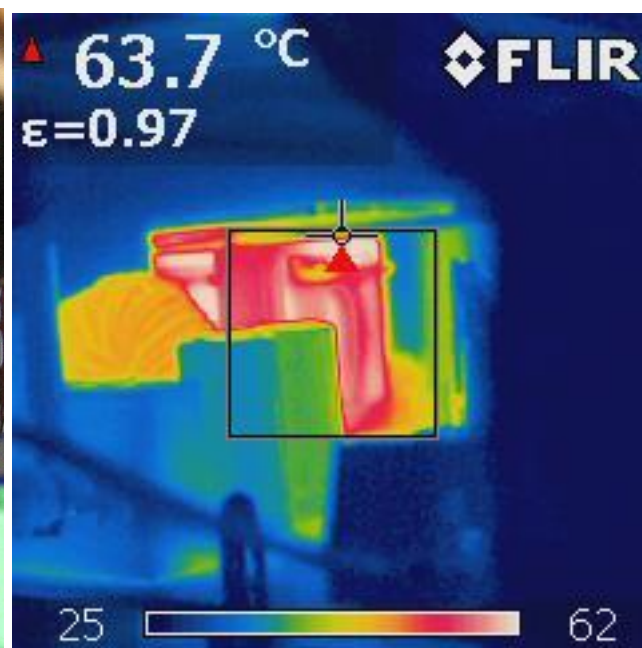


Figure 61 – Main Output Transformer T1 Thermal Image, Full Load, Room Temperature.





Figure 62 – HiperTFS-2 IC U6 , Visible Light View.

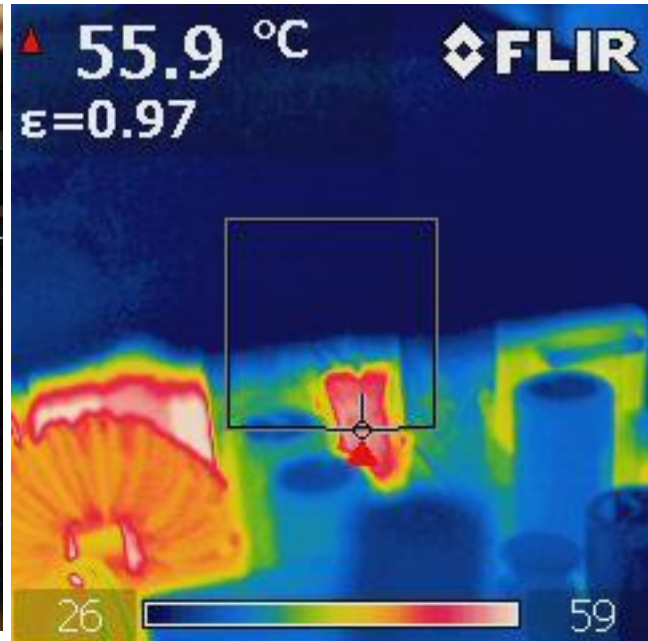


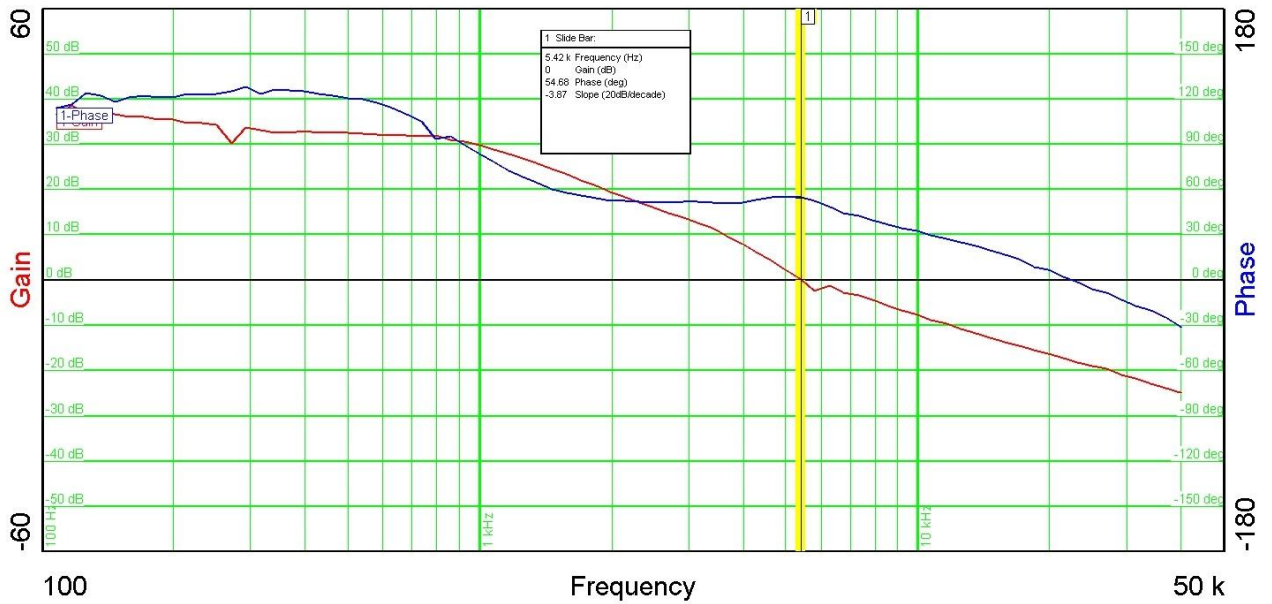
Figure 63 – HiperTFS-2 IC U6 Thermal Image, Full Load, Room Temperature.

13.2 メイン出力整流器の熱電対測定

Position	THM1 (D7)	THM2 (D6)	THM3 (R37)	THM4 (AMB)
Temperature	63 °C	64 °C	62 °C	25 °C



14 ゲイン位相



64Figure



SEQ Figure * ARABIC 64

15 改訂履歷

Date	Author	Revision	Description and Changes	Reviewed
12-Nov-13	SS	7.1	Initial Release	Apps & Mktg



最新の情報については、弊社ウェブサイト www.powerint.com

Power Integrations は、信頼性または生産性を向上させるために、いつでも製品を変更する権利を保持します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害の黙示保証なども含めて、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション（製品の外付けトランス構造と回路も含む）は、米国及び他国の特許の対象である場合があります。また、潜在的に、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、www.powerint.com に掲載されます。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

PI ロゴ、TOPSwitch、TinySwitch、LinkSwitch、LYTSwitch、DPA-Switch、PeakSwitch、CAPZero、SEZero、LinkZero、HiperPFS、HiperTFS、HiperLCS、Qspeed、EcoSmart、Clampless、E-Shield、Filterfuse、StackFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©Copyright 2013 Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社

5245 Hellyer Avenue
San Jose, CA 95138, USA.
代表電話: +1-408-414-9200
カスタマー サービス:
電話: +1-408-414-9665
ファックス: +1-408-414-9765
電子メール:
usasales@powerint.com

ドイツ

Lindwurmstrasse 114
80337, Munich
Germany
電話: +49-895-527-39110
ファックス: +49-895-527-39200
電子メール:
eurosales@powerint.com

日本

〒222-0033 神奈川県横浜市港北区新横浜 2-12-11 光正第 3 ビル
電話: +81-45-471-1021
ファックス: +81-45-471-3717
電子メール:
japansales@powerint.com

台湾

5F, No. 318, Nei Hu Rd.,
Sec. 1
Nei Hu District
Taipei 11493, Taiwan R.O.C.
電話: +886-2-2659-4570
ファックス: +886-2-2659-4550
電子メール:
taiwansales@powerint.com

中国 (上海)

Rm 1601/1610, Tower 1,
Kerry Everbright City
No. 218 Tianmu Road West,
Shanghai, P.R.C. 200070
電話: +86-21-6354-6323
ファックス: +86-21-6354-6325
電子メール:
chinasales@powerint.com

インド

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
India
電話: +91-80-4113-8020
ファックス: +91-80-4113-8023
電子メール:
indiasales@powerint.com

韓国

RM 602, 6FL
Korea City Air Terminal B/D,
159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728 Korea
電話: +82-2-2016-6610
ファックス: +82-2-2016-6630
電子メール:
koreasales@powerint.com

ヨーロッパ本社

1st Floor, St. James's House
East Street, Farnham
Surrey GU9 7TJ
United Kingdom
電話: +44 (0) 1252-730-141
ファックス: +44 (0) 1252-727-689
電子メール:
eurosales@powerint.com

中国 (深圳)

3rd Floor, Block A,
Zhongtuo International Business
Center, No. 1061, Xiang Mei Rd,
FuTian District, ShenZhen,
China, 518040
電話: +86-755-8379-3243
ファックス: +86-755-8379-5828
電子メール:
chinasales@powerint.com

イタリア

Via Milanese 20, 3rd.Fl.
20099 Sesto San Giovanni
(MI) Italy
電話: +39-024-550-8701
ファックス: +39-028-928-6009
電子メール:
eurosales@powerint.com

シンガポール

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
電話: +65-6358-2160
ファックス: +65-6358-2015
電子メール:
singaporesales@powerint.com

アプリケーション ホットライン

World Wide +1-408-414-9660

アプリケーション ファクシミリ

World Wide +1-408-414-9760

